

R-CarD3 システム評価ボード Draak

ハードウェアマニュアル

RTP0RC77995SEB0010S

【Confidential】

本資料は NDA 対象です

本資料に記載の全ての情報は本資料発行時点のものであり、ルネサスエレクトロニクスは、予告なしに、本資料に記載した製品または仕様を変更することがあります。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して、お客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
2. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
3. 本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害に関し、当社は、何らの責任を負うものではありません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を改造、改変、複製等しないでください。かかる改造、改変、複製等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、
パーソナル機器、産業用ロボット等
高品質水準： 輸送機器(自動車、電車、船舶等)、交通用信号機器、防災・防犯装置、各種安全装置等
当社製品は、直接生命・身体に危害を及ぼす可能性のある機器・システム(生命維持装置、人体に埋め込み使用するもの等)、もしくは多大な物的損害を発生させるおそれのある機器・システム(原子力制御システム、軍事機器等)に使用されることを意図しておらず、使用することはできません。たとえ、意図しない用途に当社製品を使用したことによりお客様または第三者に損害が生じても、当社は一切その責任を負いません。なお、ご不明点がある場合は、当社営業にお問い合わせください。
6. 当社製品をご使用の際は、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件 その他の保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
9. 本資料に記載されている当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。また、当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途に使用しないでください。当社製品または技術を輸出する場合は、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続きを行ってください。
10. お客様の転売等により、本ご注意書き記載の諸条件に抵触して当社製品が使用され、その使用から損害が生じた場合、当社は何らの責任も負わず、お客様にてご負担して頂きますのでご了承ください。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。

注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。

改訂記録	R-CarD3 システム評価ボード ハードウェアマニュアル
------	-------------------------------

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2017.4.4	-	初版発行
1.10	2017.6.15	-	ファイル名を変更
		2	Table 1.1.2 Draak ボード機能一覧 (1) - SDRAM の表記を修正
		5	Figure 1.3.1 Draak Board Block Diagram - DDR3L-SDRAM の記述を修正
		6	2.1.1.1. MD0 端子 - 固定設定に修正 2.1.1.2. MD[4:1]端子ーブートデバイスの選択 - ハードウェアマニュアルに従って表を修正 2.1.1.3. MD5 端子 - 固定設定に修正
		7	2.1.1.9. MD15 端子 - 固定設定に修正 2.1.1.11. MD19 端子ーDDR クロック周波数の選択 - 1866 から 1856 修正
		8	Table 2.1.1 Draak ボードにおける R-Car D3 モード設定端子の初期値 - MD0,MD5,MD15 を固定設定に修正 - 1866 から 1856 修正
		9	Table 2.1.2 R-Car D3 のモード設定端子のピンマルチ - MD0,MD5,MD15 を固定設定に修正
		11	Table 2.2.1 DDR3L-SDRAM Specifications - Capacity,周波数を修正
		51	Figure 3.1.1 Connector Locations of the Draak Board (Component Surface) (Top View) - 図を更新
		52	Figure 3.2.1 Connector Locations of the Draak Board (Solder Surface) (Top View) - 図を更新
1.20	2017.7.25	-	文書管理番号変更
		54	部署名変更

目次

1. 概要	1
1.1. 特長	1
1.1.1. The Draak board features	1
1.1.2. Draak board Functions	2
1.2. 使用上の注意事項	4
1.2.1. Draak ボード仕様	4
1.2.2. JP による電圧設定に関するご注意	4
1.3. ボード構成	5
1.3.1. Draak ボードブロック図	5
2. R-CarD3 インタフェースモジュール仕様	6
2.1. MODE 設定	6
2.1.1. 仕様	6
2.1.2. Draak ボードにおけるモード設定端子の初期値	8
2.1.3. モード設定端子のピンマルチとその設定方法	9
2.1.4. モード端子周辺回路ブロック構成	10
2.2. DDR3L-SDRAM Interface	11
2.2.1. 仕様	11
2.2.2. ブロック構成	12
2.3. HyperFlash / SPI Flash Interface (HyperFlash / QSPI0, QSPI1)	13
2.3.1. 仕様	13
2.3.2. ブロック構成	14
2.4. Display Interface (LVDS, DU)	15
2.4.1. 仕様	15
2.4.2. ブロック構成	16
2.5. HDMI Output Interface (LVDS0, LVDS1)	17
2.5.1. 仕様	17
2.5.2. ブロック構成	18
2.6. LVDS Output Interface (LVDS0, LVDS1)	19
2.6.1. 仕様	19
2.6.2. ブロック構成	21
2.7. Analog RGB Output Interface (DU)	22
2.7.1. 仕様	22
2.7.2. ブロック構成	22
2.8. Video Input Interface (VI4)	23
2.8.1. 仕様	23
2.8.2. ブロック構成	23
2.9. Video Input Interface (HDMI Input)	24
2.9.1. 仕様	24
2.9.2. ブロック構成	24
2.10. Video Input Interface (CVBS Input)	25
2.10.1. 仕様	25
2.10.2. ブロック構成	25
2.11. Audio Codec Interface (SSI3, SSI4)	26
2.11.1. 仕様	26
2.11.2. ブロック構成	27
2.12. eMMC Memory Interface (MMCIF0)	28
2.12.1. 仕様	28

2.12.2.	ブロック構成	29
2.13.	USB2.0 Interface	30
2.13.1.	仕様	30
2.13.2.	ブロック構成	30
2.14.	Ethernet Interface (EtherAVB)	31
2.14.1.	仕様	31
2.14.2.	ブロック構成	32
2.15.	CAN-FD Interface (CANFD0/CANFD1)	33
2.15.1.	仕様	33
2.15.2.	ブロック構成	33
2.16.	MediaLB Interface (MLB)	34
2.16.1.	仕様	34
2.16.2.	ブロック構成	35
2.17.	Debugger Interface (DBG)	36
2.17.1.	仕様	36
2.17.2.	ブロック構成	36
2.18.	Debug Serial Interface (SCIF2)	37
2.18.1.	仕様	37
2.18.2.	ブロック構成	37
2.19.	GPIO Interface (Software Switch, Tact Switch, General Purpose LED)	38
2.19.1.	仕様	38
2.19.2.	ブロック構成	38
2.20.	EEPROM Interface	39
2.20.1.	仕様	39
2.20.2.	ブロック構成	39
2.21.	I ² C Interface	40
2.21.1.	仕様	40
2.21.2.	Slave Address 一覧	41
2.21.3.	ブロック構成	41
2.22.	外部割込み	42
2.22.1.	仕様	42
2.22.2.	ブロック構成	42
2.23.	クロック	43
2.23.1.	R-CarD3 入力	43
2.23.2.	R-CarD3 以外	43
2.24.	電源	44
2.24.1.	仕様	44
2.24.2.	リセット	45
2.24.3.	ブロック構成	45
2.24.4.	Power Supply Sequencing	46
2.25.	MCU BOARD Connector (CN50)	47
2.25.1.	仕様	47
2.26.	EXIO Connectors (CN46, CN47, CN48)	48
2.26.1.	仕様	48
3.	Draak ボード寸法図	51
3.1.	Draak ボード寸法図 (部品面)	51
3.2.	Draak ボード寸法図 (半田面)	52

表番号

Table 1.1.1 Draak board features.....	1
Table 1.1.2 Draak ボード機能一覧 (1).....	2
Table 1.1.3 Draak ボード機能一覧 (2).....	3
Table 2.1.1 Draak ボードにおける R-Car D3 モード設定端子の初期値.....	8
Table 2.1.2 R-Car D3 のモード設定端子のピンマルチ.....	9
Table 2.3.1 HyperFlash / SPI Flash Interface Specifications	13
Table 2.4.1 Display Interface Specifications	15
Table 2.4.2 Dot Clock Input Specifications	15
Table 2.5.1 HDMI Output interface Specifications	17
Table 2.6.1 LVDS0/LVDS1 Output interface Specifications	20
Table 2.6.2 LVDS Control Connectors Specifications.....	20
Table 2.6.3 LVDS Control Connector (CN41) Pin List.....	20
Table 2.7.1 Analog RGB Output Interface Specifications	22
Table 2.8.1 Video Input Interface Specifications	23
Table 2.9.1 Video Input Interface (HDMI Input) Specifications	24
Table 2.10.1 Video Input Interface (CVBS Input) Specifications	25
Table 2.11.1 Audio Codec Specifications	26
Table 2.12.1 MMC Memory Interface Channel 0 (MMCIF0) Specifications	28
Table 2.13.1 USB2.0 Interface Specifications.....	30
Table 2.14.1 Ethernet Interface Specifications.....	31
Table 2.14.2 Strapping Options for KSZ9031.....	31
Table 2.15.1 CAN-FD Interface Specifications.....	33
Table 2.16.1 MediaLB Connector Pin List.....	34
Table 2.16.2 MediaLB Specifications.....	34
Table 2.17.1 DBG Interface Specifications.....	36
Table 2.18.1 Debug Serial Interface Specifications.....	37
Table 2.19.1 Software Switch (General Purpose Switch) List.....	38
Table 2.19.2 Tactile Switch (General Purpose Switch) or General Purpose LED List.....	38
Table 2.20.1 EEPROM Interface Specifications	39
Table 2.21.1 I ² C Interface Specifications.....	40
Table 2.21.2 I ² C Slave Address List.....	41
Table 2.22.1 External Interrupt Specifications.....	42
Table 2.23.1 R-CarD3 Clock/Crystal List.....	43
Table 2.23.2 Clock/Crystal List except R-CarD3.....	43
Table 2.24.1 The Draak Board Switching Controller/Regulator List.....	44
Table 2.25.1 MCU Connectors Specifications.....	47
Table 2.25.2 MCU BOARD Connector (CN50) Pin List.....	47
Table 2.26.1 EXIO Connectors Specifications.....	48
Table 2.26.2 EXIO Connector A (CN46) Pin List.....	48
Table 2.26.3 EXIO Connector B (CN47) Pin List.....	49
Table 2.26.4 EXIO Connector C (CN48) Pin List.....	50

図番号

Figure 1.3.1 Draak Board Block Diagram	5
Figure 2.1.1 Draak Board Mode pin circuit.....	10
Figure 2.2.1 DDR3L-SDRAM Interface Block Diagram.....	12
Figure 2.3.1 HyperFlash / SPI Flash Interface Block Diagram.....	14
Figure 2.4.1 Display Interface Block Diagram	16
Figure 2.5.1 HDMI Output Interface Block Diagram	18
Figure 2.6.1 LVDS0/LVDS1 Output Interface Block Diagram	21
Figure 2.7.1 Analog RGB Output Interface Block Diagram	22
Figure 2.8.1 Video Input Interface Block Diagram.....	23
Figure 2.9.1 Video Input Interface (HDMI) Block Diagram	24
Figure 2.10.1 Video Input Interface (CVBS) Block Diagram	25
Figure 2.11.1 Audio Codec Block Diagram	27
Figure 2.12.1 eMMC Memory Interface Diagram.....	29
Figure 2.13.1 USB2.0 Interface Block Diagram	30
Figure 2.14.1 Ethernet Interface Block Diagram	32
Figure 2.15.1 CAN-FD Interface Block Diagram	33
Figure 2.16.1 MediaLB Block Diagram	35
Figure 2.17.1 JTAG (DBG) Debugger Block Diagram.....	36
Figure 2.18.1 Debug Serial Interface Block Diagram	37
Figure 2.19.1 GPIO Interface (Software Switch, Tactile Switch, General Purpose LED) Block Diagram	38
Figure 2.20.1 EEPROM Interface Block Diagram	39
Figure 2.21.1 I ² C Interfaces Block Diagram	41
Figure 2.22.1 External Interrupt Block Diagram	42
Figure 2.24.1 Power Block Diagram	45
Figure 2.24.2 Power up/down Sequence	46
Figure 3.1.1 Connector Locations of the Draak Board (Component Surface) (Top View)	51
Figure 3.2.1 Connector Locations of the Draak Board (Solder Surface) (Top View)	52

1. 概要

Draak ボードは、R-CarD3 を用いたシステムの評価、及び OS 開発/ドライバソフト/アプリソフト開発に用いることができる、R-CarD3 用の評価ボードです。Draak ボードを使用することで、R-CarD3 システムの性能評価等が行え、製品開発の大幅な TAT 短縮を実現できます。Draak ボードのバリエーションとして、(A) R-CarD3 が直接実装されるケース、(B) 専用ソケットを経由して R-CarD3 が搭載されるケースがあります。

1.1. 特長

1.1.1. The Draak board features

Draak ボードの特徴は下記の通りです。R-CarD3 の特徴については、ハードウェアマニュアルを参照して下さい。

Table 1.1.1 Draak board features

Item	Description
SoC	<ul style="list-style-type: none">● R-CarD3
Display Interfaces	<ul style="list-style-type: none">● 2 channels LVDS output connector for LVDS0 and LVDS1● HDMI output connector for LVDS0 and LVDS1 (LVDS0 and LVDS1 -> HDMI change)● HSSTP output connector for LVDS1● Analog RGB output connector for DU
Video Input Interfaces	<ul style="list-style-type: none">● HDMI input connector for VI4● CVBS input connector for VI4
Audio Interfaces	<ul style="list-style-type: none">● Audio output connector for SSI3● Microphone input connector for SSI4
Storage Interfaces	<ul style="list-style-type: none">● USB2.0 type micro A receptacle for USB0● eMMC memory for MMCIF
Network Interfaces	<ul style="list-style-type: none">● GbE connector for EtherAVB
Peripheral Interfaces	<ul style="list-style-type: none">● Debug Serial connector for SCIF2
Debugger Interfaces	<ul style="list-style-type: none">● 20-pin JTAG connector
Peripheral connectors	<ul style="list-style-type: none">● Three EXIO connectors for various modules
Power Supply	<ul style="list-style-type: none">● 12.0 V DC input
Operating temperature	<ul style="list-style-type: none">● +25 degrees C at ambient temperature

1.1.2. Draak board Functions

Table 1.1.2 Draak ボード機能一覧 (1)

Board Function	Module	Description	Notes
SDRAM	DBSC	DDR3L-1856, 512 MByte, 16-bit data width 4 Gbits (16-bit data width) x 1 device	
Flash Memory Interfaces	HyperFlash QSPI0 QSPI1	Either [A] or [B] or [C] [A] HyperFlash Cypress S26KS512S (512 Mbits = 64 MB) [B] SPI Flash and EX-SPI connector [B1] QSPI0: Cypress S25FS128SAGMFV10 (128 Mbits = 16 MB) [B2] QSPI1: EX-SPI connector [C] EXSPI connector [C1] QSPI0: EX-SPI connector [C2] QSPI1: EX-SPI connector	Attention: QSPI1 cannot be operated without QSPI0. QSPI0 can be operated without QSPI1.
Display Interfaces	LVDS0	Either [A] or [B] [A] LVDS0 output 5 pairs (CLK, CH0 to CH3) Connector: Signal: Hirose DF14A20P-1.25H (55), Backlight: JST SM14B-SRSS-TB (LF) (SN) [B] HDMI output (with LVDS1 [B]) 5 pairs (CLK, CH0 to CH3) Connector: HDMI standard type A : Amphenol FCI 10029449-001RLF	Features: [A] Backlight can be controlled by GP2_31. Brightness can be controlled by GP2_29/PWM0. Features: [B] I ² C channel I2C0 Interrupt: IRQ2_B/GP1_28
	LVDS1	Either [A] or [B] or [C] [A] LVDS1 output 5 pairs (CLK, CH0 to CH3) Connector: Signal: Hirose DF14A20P-1.25H (55), Backlight: JST SM14B-SRSS-TB (LF) (SN) [B] HDMI output (with LVDS0 [B]) 4 pairs (CH0 to CH3) Connector: HDMI standard type A: Amphenol FCI 10029449-001RLF [C] HSSTP OUT Connector: SAMTEC ERF8-020-05.0-L-DV-L-K-TR	Features: [A] Backlight can be controlled by GP4_00. Brightness can be controlled by GP2_30/PWM1. Features: [B] I ² C channel I2C0 Interrupt: IRQ2_B/GP1_28
	DU	Either [A] or [B] [A] Analog RGB output DU output format: RGB888 Video DAC: Analog Devices ADV7123 (DU_DOTCLKOUT0 is connected) Connector: 15-pin DSUB [B] EXIO Connector C: QSH-030-01-L-D-A	
Video Input Interfaces	VI4	Either [A] or [B] or [C] [A] HDMI input HDMI receiver: Analog Devices ADV7612W (transmitter A, RGB888 output) Connector: HDMI standard type A: Amphenol FCI 10029449-001RLF [B] Composite video input Video input processor: Analog Devices ADV7180WBCP32Z (YUV4:2:2 output) Connector: RCA [C] EXIO Connector B: QSH-030-01-L-D-A	Features: [A] I ² C channel I2C0 Features: [B] I ² C channel I2C0
Audio Interfaces	SSI3,SSI4	Either [A] or [B] [A] Audio Output (SSI3), Input (SSI4) Codec: AKM AK4613VQ Connector: Mini jack for stereo line output Connector: Mini jack for stereo MIC output [B] EXIO Connector A: QSH-030-01-L-D-A	I ² C channel: I2C0
USB 2.0 Interfaces	USB2.0 ch0	USB 2.0 Host Connector: Standard A type	
MMC Memory Interfaces	MMCIF0	eMMC: Micron MTFC16GAKAEFF-AAT 16 GB Interface voltage: 1.8 V	For reset PRESET#
Ethernet Interfaces	EtherAVB	Gigabit Ethernet Transceiver Micrel KSZ9031RXVA Connector: RJ45:Bel Fuse Inc 0826-1G1T-23-F Interface 2.5 V	
		EtherAVB PHY Connector: QSH-030-01-L-D-A EXIO board: Tessaera EtherAVB PHY board "TSE-BRPHY004" Interface 2.5 V	I ² C channel: I2C1
I ² C Interfaces	I ² C0	Interface voltage: 3.3 V This interface is connected to the following devices via I ² C buffer LTC4313-1: BR24T01FVM-W, ADV7511W, ADV7612W, CS2000-CP, AK4613VQ, MLB Connector, EXIO Connector A	
	I ² C1	Interface voltage: 3.3V This interface is connected to the following devices via I ² C buffer LTC4313-1: EtherAVB PHY	

Table 1.1.3 Draak ボード機能一覧 (2)

Board Function	Module	Description	Note
Serial Interfaces	SCIF2	Debug Serial (TX, RX) USB to UART Bridge SILICON LABS CP2102 GM (Bridge spec: Max 1 Mbps) Connector: USB Type microAB	
MSIOF Interfaces	MSIOF0	EXIO Connector A	
	MSIOF1	EXIO Connector A	
	MSIOF2	LVDS Control Connector	
GPIO Interfaces	GPIO	LED x 3 'GPLED' for general purposes GP4_07, GP1_30, GP4_25	GPIO pins of tactile switches are shared with GPLED.
		Mechanical switch x 3 'Tact SW' for general purposes GP4_07, GP1_30, GP4_25	
		Mechanical switch x 4 'SOFTSW' for general purposes GPIOs: GP4_12, GP4_13, GP4_14, GP4_15	
Debugger Interfaces	DBG	Connector: HTST-110-01-S-DV (20 pins)	
CAN-FD Interfaces	CANFD0	CAN Transceiver: TJA1049T/3 Connector: Hirose PSM-410336-04	
	CANFD1	CAN Transceiver: TJA1049T/3 Connector: Hirose PSM-410336-04	
MLB Interfaces	MLB	Connector: Samtec 40 pins. QSH-020-01-L-D-DP-A	I ² C channel : I2C0 INT_B:GP0_01 For reset PRESETOUT#
Power MOSFET Drivers	-	TI LM5141QRGERQ1	
DCDC Converter	-	TI LM20145QMH	
Power Supply	-	DC 12.0 V input	
Operating Temperature	-	+25 degrees C at ambient temperature	
Board Size	-	210 mm x 160 mm	

【留意事項】 Draak ボード搭載部品には、車載グレード品以外にも民生グレード品や産業グレード品も使用されています。

1.2. 使用上の注意事項

1.2.1. Draak ボード仕様

- Draak ボード上のジャンパ設定、スイッチ設定には十分ご注意ください。設定を誤った場合にはデバイスの破損を招く恐れがあります。
- Draak ボード用電源には必ず添付の AC アダプタを使用してください。12.0[V]を超える電圧を印加した場合、Draak ボード上デバイスが破損する恐れがあります。
- Draak ボードには電源投入および電源遮断のシーケンスがあります。Draak ボードでは、必ず下記の注意事項をお守り下さい。
 - (1) 電源投入時
必ず、ACC Switch (SW23)が「OFF」であることを確認した後、AC アダプタをコンセントに接続して下さい。ACC Switch (SW23)が「ON」の状態 AC アダプタをコンセントに接続する事は禁止です。
 - (2) 電源遮断時
必ず、ACC Switch (SW23)を「OFF」にした後、AC アダプタをコンセントから抜いて下さい。ACC Switch (SW23)が「ON」の状態 AC アダプタをコンセントから抜く事は禁止です。
- Draak ボードに添付される AC アダプタの最大出力電流は 12.0[V]で 5.0[A]です。Draak ボードに拡張 IO ボードや外付けストレージを接続する時も最大消費電流 5.0[A]を超えないようにしてください。5.0[A]を超えるようなシステム構成の場合には、12.0[V]で必要電流以上を供給可能な直流安定化電源を別途ご準備下さい。
- Draak ボードは、SPI フラッシュメモリ (U5)側でのソフトウェア開発は保証していません。
- 出荷時のソケットに搭載されている R-CarD3 本体を交換し、Draak ボードを輸出する場合は、ボード型名を変更する必要があります。出荷時のボード型名のまま輸出することはできませんので、搭載する型名に応じたボード型名の該非判定書を入手の上、輸出に必要な手続を行ってください。ご不明点がある場合は、当社営業にお問い合わせください。

1.2.2. JP による電圧設定に関するご注意

Draak ボードでは、R-CarD3 の MMCIF に eMMC を接続しています。ボード上の eMMC を使用する場合は、R-CarD3 の VDDQ_MMC 端子には必ず 1.8V が供給されるように設定して下さい (JP1 にて設定)。
詳細は、「2.12 eMMC Memory Interface (MMCIF0)」を参照して下さい。

1.3. ボード構成

1.3.1. Draak ボードブロック図

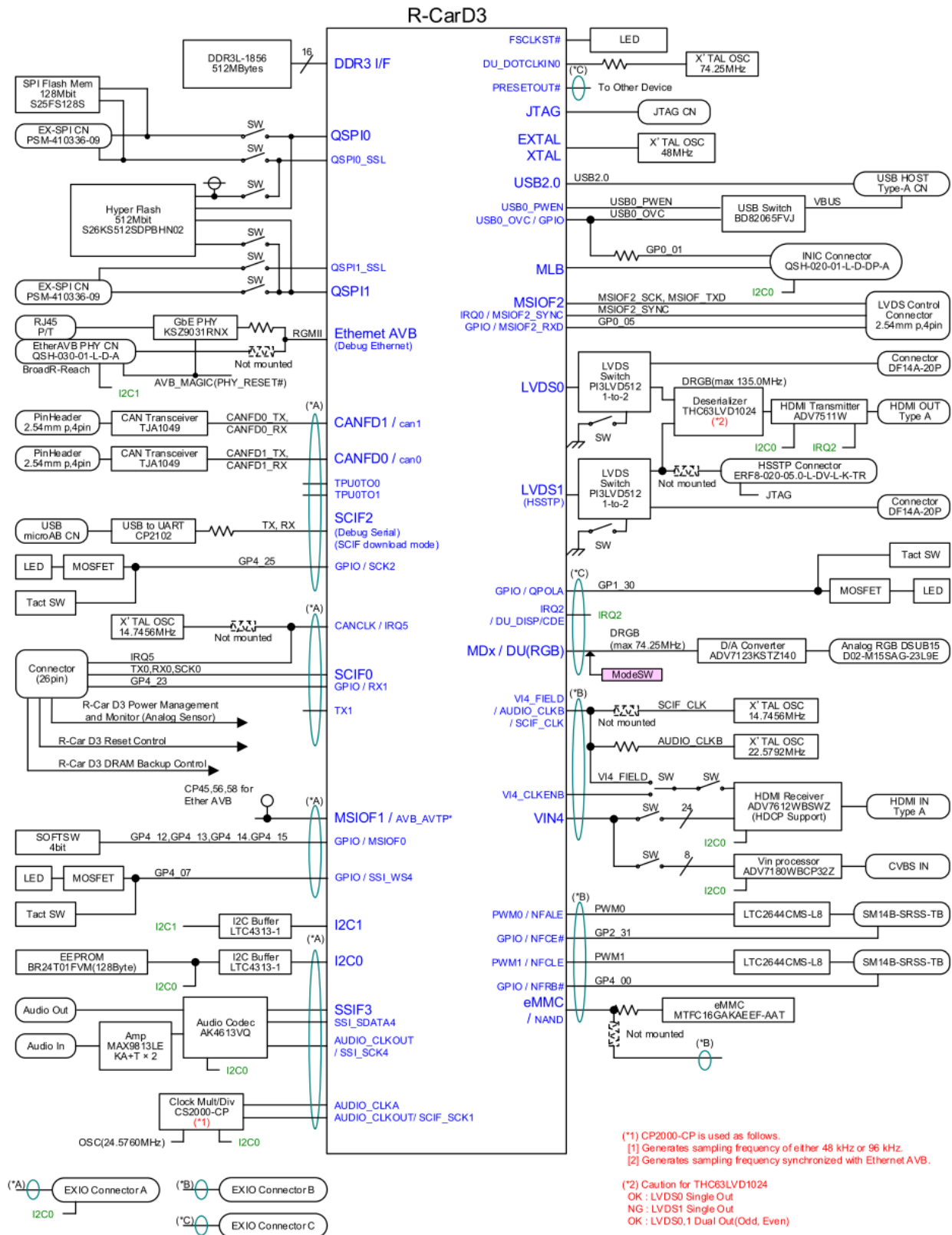


Figure 1.3.1 Draak Board Block Diagram

2. R-CarD3 インタフェースモジュール仕様

2.1. MODE 設定

2.1.1. 仕様

R-CarD3 の動作モードはパワーオンリセット時に設定されます。動作モードの詳細は、R-Car D3 のハードウェアマニュアルを参照して下さい。

2.1.1.1. MD0 端子—Reserved

出荷時設定 (MD0=0)を変更しないで下さい

2.1.1.2. MD[4:1]端子—ブートデバイスの選択

ブートデバイスを選択します。

MD4	MD3	MD2	MD1	Boot Device Selection
0	0	0	0	Reserved
0	0	0	1	Reserved
0	0	1	0	HyperFlash ROM boot at 150 MHz using DMA
0	0	1	1	HyperFlash ROM boot at 80 MHz using DMA
0	1	0	0	Serial Flash ROM boot at single read 40 MHz using DMA (初期値)
0	1	0	1	Reserved
0	1	1	0	Reserved
0	1	1	1	Octal SPI Flash 150/80MHz using DMA
1	0	0	0	Reserved
1	0	0	1	Reserved
1	0	1	0	HyperFlash ROM at 150 MHz (300 Mbps) using XIP mode
1	0	1	1	HyperFlash ROM at 80 MHz using XIP mode
1	1	0	0	Reserved
1	1	0	1	eMMC boot at 50 MHz x 8 bus widths using DMA
1	1	1	0	USB download mode
1	1	1	1	SCIF download mode

2.1.1.3. MD5 端子—Reserved

出荷時設定 (MD5=1)を変更しないで下さい。

2.1.1.4. MD7 端子—Reserved

出荷時設定 (MD7=0)を変更しないで下さい。

2.1.1.5. MD8 端子—Reserved

出荷時設定 (MD8=1)を変更しないで下さい。

2.1.1.6. MD9 端子—水晶発振器／水晶発振子の選択

EXTAL, XTAL 端子に接続する水晶の種類を選択します。Draak ボードではデフォルトで水晶発振器 (X17, 48 MHz)を搭載しています。水晶発振子 (X6)およびその周辺回路は未実装です。

MD9	EXTAL/XTAL Pin Settings
0	EXTAL 端子に外部クロックを入力します (初期値)
1	EXTAL/XTAL 端子に水晶発振子を接続します

2.1.1.7. MD21,MD20 端子—JTAG 切り替え

JTAG コネクタ (CN1) でデバッグする機能を選択します。
 R-CarD3 の仕様では MD 端子設定の組合せにより JTAG 経由してデバッグする機能を選択できます。

MD[21:20]	JTAG
00	- (初期値)
01	Reserved
10	Coresight Debug Port
11	Reserved

-:No connection with TAP controller

2.1.1.8. MD12 端子—SSCG クロックの選択

内部 PLL の SSCG ON/OFF を選択します。

MD12	System Clock SSCG/Clean select
0	SSCG OFF
1	SSCG ON (初期値)

2.1.1.9. MD15 端子—Reserved

出荷時設定 (MD15=1) を変更しないで下さい。

2.1.1.10. MD16 端子—Reserved

出荷時設定 (MD16=1) を変更しないで下さい。

2.1.1.11. MD19 端子—DDR クロック周波数の選択

DDR クロック周波数を選択します。

MD19	DDR クロック周波数の選択
0	DDR3/3L 1600
1	DDR3/3L 1856 (初期値)

2.1.1.12. MD23 端子—Reserved

出荷時設定 (MD23=0) を変更しないで下さい。

2.1.1.13. MD25 端子—Field Bist Control Selection

Field Bist Control の有効/無効を選択します。

MD25	Field Bist Control Selection
0	Field Bist is not activated (初期値)
1	Field Bist is activated

2.1.1.14. MD26 端子—Reserved

出荷時設定 (MD26=1) を変更しないで下さい。

2.1.2. Draak ボードにおけるモード設定端子の初期値

Table 2.1.1 Draak ボードにおける R-Car D3 モード設定端子の初期値

MD 端子	初期値	初期機能
MD0	0	Reserved. Fixed to '0'
MD[4:1]	0100	Serial Flash ROM boot at single read 40 MHz using DMA.
MD5	1	Reserved. Fixed to '1'
MD7	0	Reserved. Fixed to '0'
MD8	1	Reserved. Fixed to '1'
MD9	0	Inputs an external clock to the EXTAL pin.
MD12	1	SSCG ON
MD15	1	Reserved. Fixed to '1'
MD16	1	Reserved. Fixed to '1'
MD19	1	DDR3/3L 1856 mode
MD[21:20]	00	No connection with TAP controller
MD23	0	Reserved. Fixed to '0'
MD25	0	Field Bist is not activated,
MD26	1	Reserved. Fixed to '1'

2.1.3. モード設定端子のピンマルチとその設定方法

以下に R-Car D3 のモード端子とマルチになっている機能と、各モード端子の設定方法を示します。
 固定値で使用するモード端子については、Table 2.1.1 Draak ボードにおける R-Car D3 モード設定端子の初期値の初期設定値に従って抵抗にて固定値に設定しています。下表の「抵抗にて固定値を設定」が該当するモード端子です。

Table 2.1.2 R-Car D3 のモード設定端子のピンマルチ

MD Pin	Pin Function	Strapping Options	How to set	Default
MD0	DU_DB0	-	SW10 で設定	ON(0)
MD1	DU_DB5	Boot Device Selection[0]	SW10 で設定	ON(0)
MD2	DU_DB6	Boot Device Selection[1]	SW10 で設定	ON(0)
MD3	DU_DB7	Boot Device Selection[2]	SW10 で設定	OFF(1)
MD4	DU_DG5	Boot Device Selection[3]	SW10 で設定	ON(0)
MD5	DU_DR1	-	SW11 で設定	OFF(1)
MD7	DU_DR2	-	SW11 で設定	ON(0)
MD8	DU_DR3	-	抵抗にて固定値を設定	Pull up(1)
MD9	DU_DB3	EXTAL or EXTAL/XTAL	SW10 で設定	ON(0)
MD12	DU_DR6	SSCG ON or OFF	SW12 で設定	OFF(1)
MD15	DU_DR4	-	SW11 で設定	OFF(1)
MD16	DU_DISP	-	抵抗にて固定値を設定	Pull up(1)
MD19	QPOLB	DDR clock frequency	SW12 で設定	OFF(1)
MD20	DU_DG1	Debugging Mode[0]	SW11 で設定	ON(0)
MD21	DU_DG2	Debugging Mode[1]	SW11 で設定	ON(0)
MD23	DU_DR7	-	SW12 で設定	ON(0)
MD25	DU_DG4	Field Bist Control Selection	SW11 で設定	ON(0)
MD26	DU_CDE	-	SW12 で設定	OFF(1)

2.1.4. モード端子周辺回路ブロック構成

Draak ボードでは、固定値で使用するモード端子をプルアップ抵抗 (100 kΩ)、プルダウン抵抗 (10 kΩ)にて設定し、設定を変える可能性のあるモード端子を、ON 選択時に Low level、OFF 選択時 High level となるスイッチで設定します。

パワーオンリセットが解除される時 (R-CarD3 の PRESET#信号が Low から High に遷移する時)、プルアップ抵抗、プルダウン抵抗、および、スイッチによるモード設定値が R-CarD3 に入力されます。

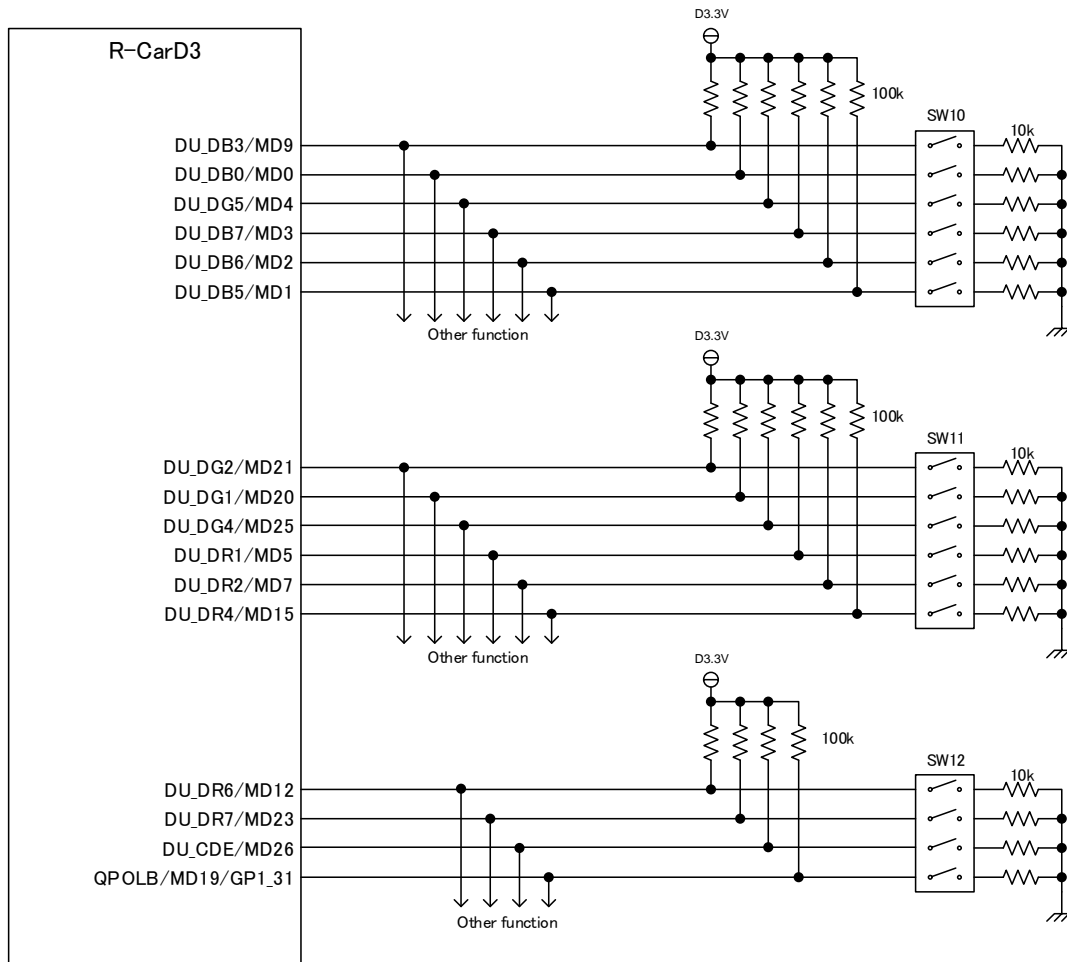


Figure 2.1.1 Draak Board Mode pin circuit

2.2. DDR3L-SDRAM Interface

2.2.1. 仕様

Draak ボードは 4Gbit の DDR3L-SDRAM (16bit 幅)を 1 個搭載し、最大 DDR3L-1856 で動作します。DDR3L-SDRAM は R-CarD3 のアドレス空間 H'04_0000 0000~H'04_1FFF FFFF に配置されます。また、デフォルトでは、H'00_4000 0000~H'00_5FFF FFFF の領域が H'04_0000 0000~H'04_1FFF FFFF のミラー領域としてアクセス可能です。

R-Car D3 におけるメモリマップの詳細は、R-Car D3 ハードウェアマニュアルを参照して下さい。Micron 社製 DDR3L-SDRAM の詳細は、Micron 社製データシートを参照して下さい。

Table 2.2.1 DDR3L-SDRAM Specifications

Interface	DDR3L-SDRAM
Product name	MT41K256M16TW-107 AAT (DDR3L-1866, x 16bits, 4 Gbits)
Power supply voltage	1.35V
Capacity	Total 512 MB, H'04_0000 0000~H'04_1FFF FFFF
Bus width	16-bit data bus
Memory bus frequency	DDR3L-1856 max.

Table 2.2.2 List of signal-connections between R-CarD3 and DDR3L-SDRAM

R-CarD3	DDR3L-SDRAM (M1)
MDQ[15:0]	DQU[7:0],DQL[7:0]
MA[15:0]	A[15:0]
MBA[2:0]	BA[2:0]
MCK0,MCK0#	CK,CK#
MCKE0	CKE
MCS0#	CS#
MWE#	WE#
MRAS#	RAS#
MCAS#	CAS#
MDQS1,MDQS1#	DQSU,DQSU#
MDQS0,MDQS0#	DQSL,DQSL#
MDM1,MDM0	DMU,DML
MODT0	ODT
MRESET#	RESET#

2.2.2. ブロック構成

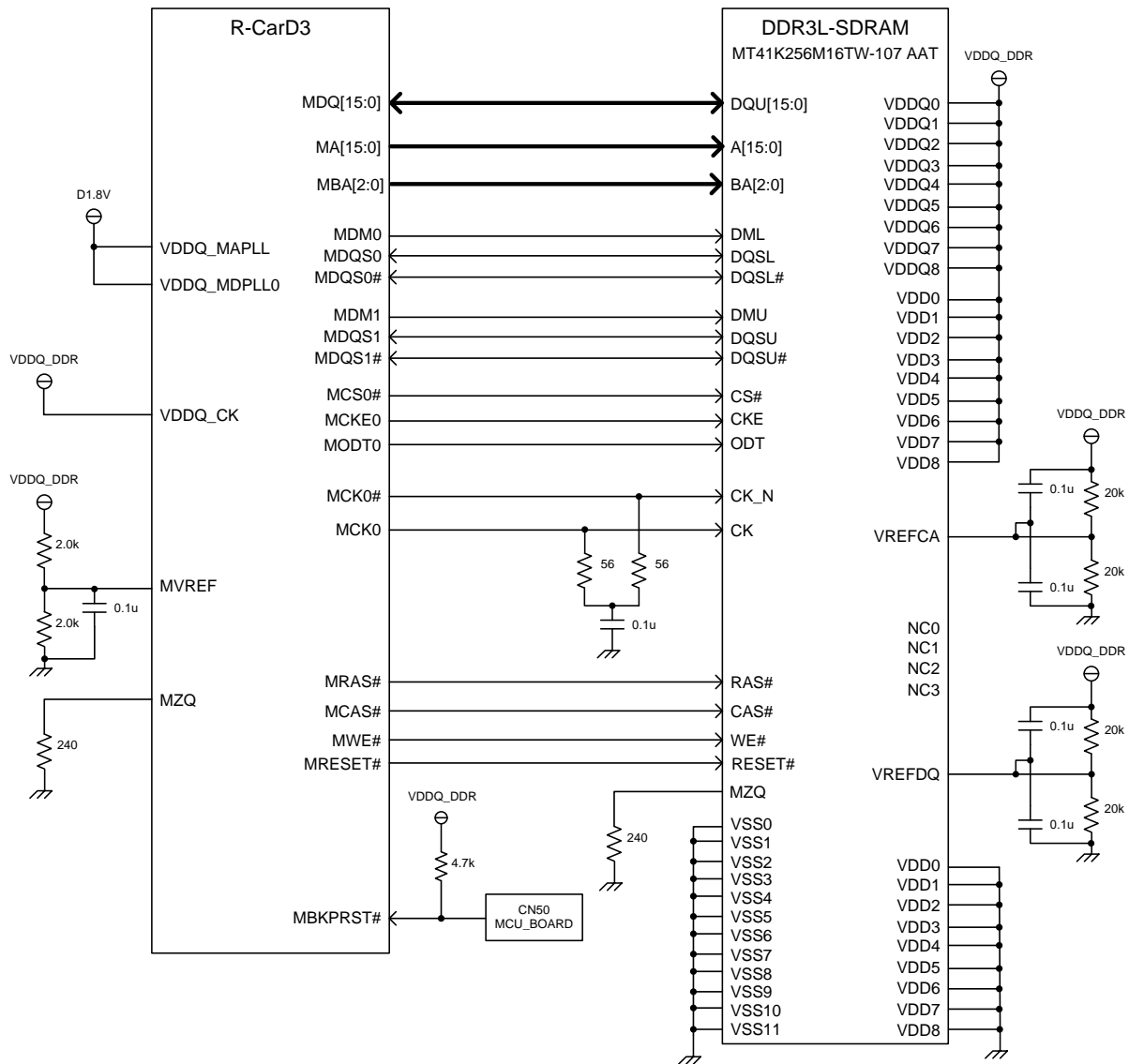


Figure 2.2.1 DDR3L-SDRAM Interface Block Diagram

2.3. HyperFlash / SPI Flash Interface (HyperFlash / QSPI0, QSPI1)

2.3.1. 仕様

Draak ボードには、オンボード上に 512Mbit の Cypress 製 HyperFlash メモリ (U110)、128Mbit の Cypress 製 SPI Flash (U5)と、SPI Flash 用拡張コネクタを 2 個 (CN3, CN4)搭載しています。SPI Flash は SW1, SW2 を経由して R-CarD3 の QSPI に接続されています。SW10 を設定することで、ボード上の HyperFlash や SPI Flash からのブートが可能です。

SPI Flash Interface の詳細は R-CarD3 ハードウェアマニュアルを参照して下さい。Cypress 製 HyperFlash Memory ,Cypress 製 SPI Flash Memory の詳細は、Cypress 社製データシートを参照して下さい。

ボード上の HyperFlash を使用する場合には、SW3,SW31 を ON に、SW1, SW2 をすべて OFF にして下さい。

Draak ボード上の SPI Flash を使用する場合には、SW3,SW31 を OFF に、SW1, SW2 をすべて ON にして下さい。また、SW13 を Pin1 側に設定して下さい。拡張コネクタ側 SPI Flash (CN3)にアクセスする場合には SW13 を Pin3 側に設定して下さい。

SPI Flash (U5)にはローダ及びミニモニタが格納されています。これらはアドレス下位側に格納されているため、この領域を書き換えないで下さい。HyperFlash は任意に書き換え可能です。

Table 2.3.1 HyperFlash / SPI Flash Interface Specifications

Flash Interface	R-CarD3 HyperFlash / SPI Flash Interface
HyperFlash	U110: Cypress S26KS512SDPBHV02 (512 Mbit)
SPI Flash	U5: Cypress S25FS128SAGMFV10 (128 Mbit)
EX-SPI Connector	CN3,CN4: Hirose PSM-410336-09
Clock Rate of R-CarD3 QSPI	HyperFlash : max <TBD>MHz operation SPI Flash : max <TBD>MHz operation

R-CarD3 の仕様により、QSPI1 側を単独で使用することはできません。QSPI1 側は QSPI0 側と組み合わせて計 8bit 幅で動作させる場合のみ使用可能です。尚、QSPI0 側は単独で使用可能です。

Draak ボードで使用可能な組み合わせは以下の通りです。

[case A] SPI Flash (U5)を QSPI0 経由で使用する。

[case B] QSPI0 の SPI Flash (U5)と、QSPI1 の EX-SPI Connector (CN4)を組み合わせ、8bit 幅で使用する。

[case C] QSPI0 の EX-SPI Connector (CN3)と、QSPI1 の EX-SPI Connector (CN4)を組み合わせ、8bit 幅で使用する。

2.3.2. ブロック構成

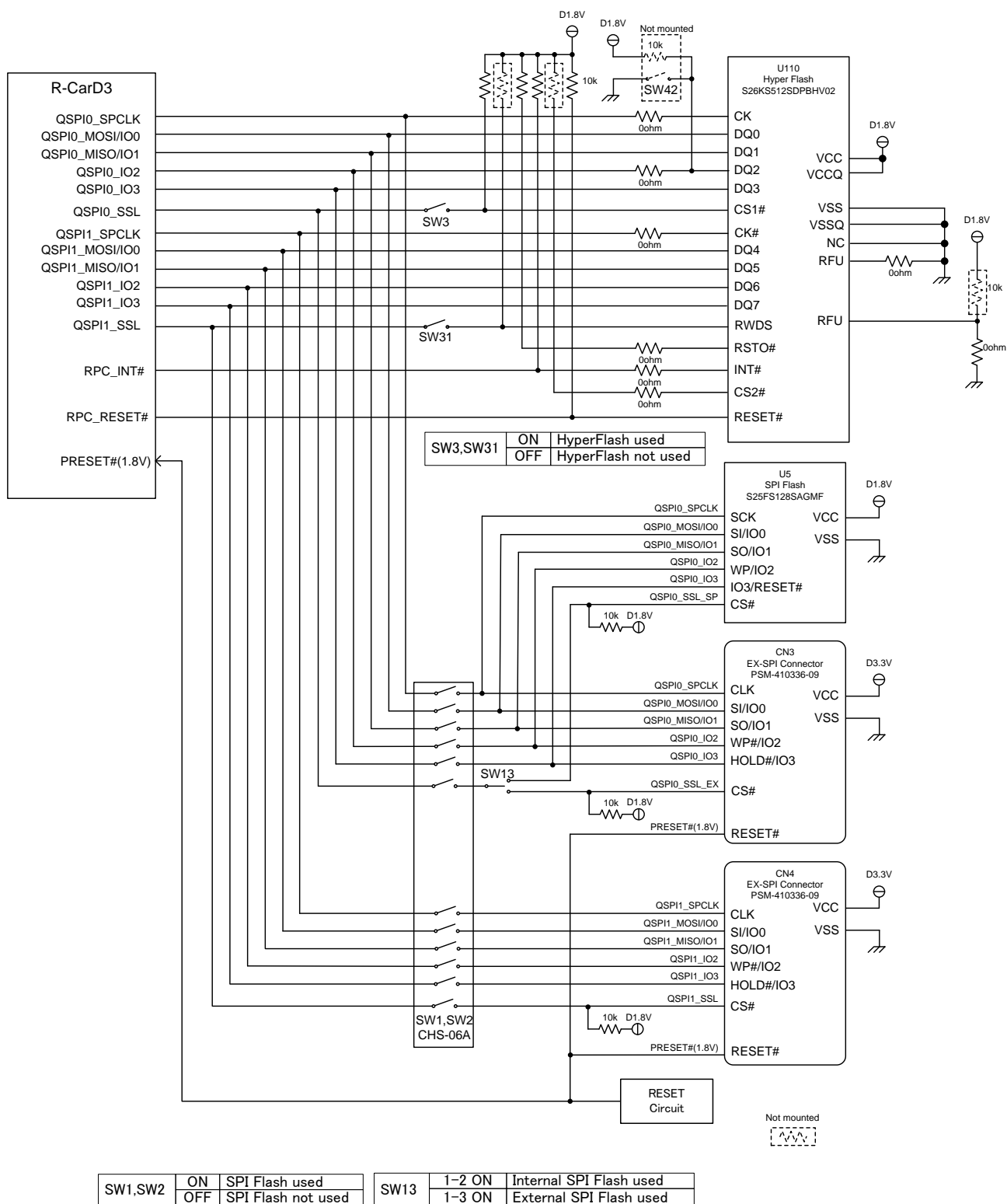


Figure 2.3.1 HyperFlash / SPI Flash Interface Block Diagram

2.4. Display Interface (LVDS, DU)

2.4.1. 仕様

R-CarD3 には以下の Display Interface が内蔵されています。Display Interface の詳細は R-CarD3 のハードウェアマニュアルを参照して下さい。

- (1) LVDS 2 channels
- (2) Digital RGB 1 channel (8-bit precision for each RGB color)

Draak ボードでは、2 channel の LVDS 出力 (LVDS0,1)をサポートしています。また 2channel の LVDS 信号を HDMI 信号に変換することにより HDMI 出力をサポートしています。さらに、DU (Digital RGB)を D/A 変換することにより Analog RGB 出力をサポートしています。

Draak ボードでは LVDS,DU の外部ドットクロック入力として DU_DOTCLKIN0 に発振器 (X12)を準備しておりますが、内蔵の CPG を使用してドットクロックを生成することも可能です。接続するディスプレイに合わせて発振器の周波数,発振器の有無を選択して下さい。ドットクロックの設定方法の詳細は R-CarD3 のハードウェアマニュアルを参照して下さい。

Table 2.4.1 Display Interface Specifications

Display Controller	R-CarD3 on-chip display unit
LVDS SW	LVDS SW LVDS0 U88:Pericom PI3LVD512 (SW44 Select) LVDS1 U92:Pericom PI3LVD512 (SW47 Select)
HDMI(LVDS0,LVDS1)	[HDMI output] (LVDS0 + LVDS1) Deserializer, converts LVDS signals to digital RGB signals. U89: THine Electronics THC63LVD1024 HDMI transmitter, converts digital RGB signals to HDMI signals. U90: Analog Devices ADV7511WBSWZ HDMI companion chip U91: TI TPD12S016PWR Connector CN37: Amphenol FCI 10029449-001RLF (HDMI type A, standard, 19 pins)
LVDS0	[LVDS output] Connector CN18: Hirose DF14A-20P-1.25H, for LVDS signals. CN19: JST SM14B-SRSS-TB (LF) (SN), for power supply of backlight.
LVDS1	[LVDS output] Connector CN38: Hirose DF14A-20P-1.25H, for LVDS signals. CN39: JST SM14B-SRSS-TB (LF) (SN), for power supply of backlight. [HSSTP CN output] Connector CN40:Samtec ERF8-020-05.0-L-DV-L-K-TR
Digital RGB	[Analog RGB output] Video D/A converter, converts digital RGB signals to analog RGB signals. U24: Analog Devices ADV7123KSTZ140 Connector CN15: JAE D02-M15SAG-23L9E

Table 2.4.2 Dot Clock Input Specifications

Clock Input Pin	Device of Clock Output
DU_DOTCLKIN0	Oscillator (X12)

2.4.2. ブロック構成

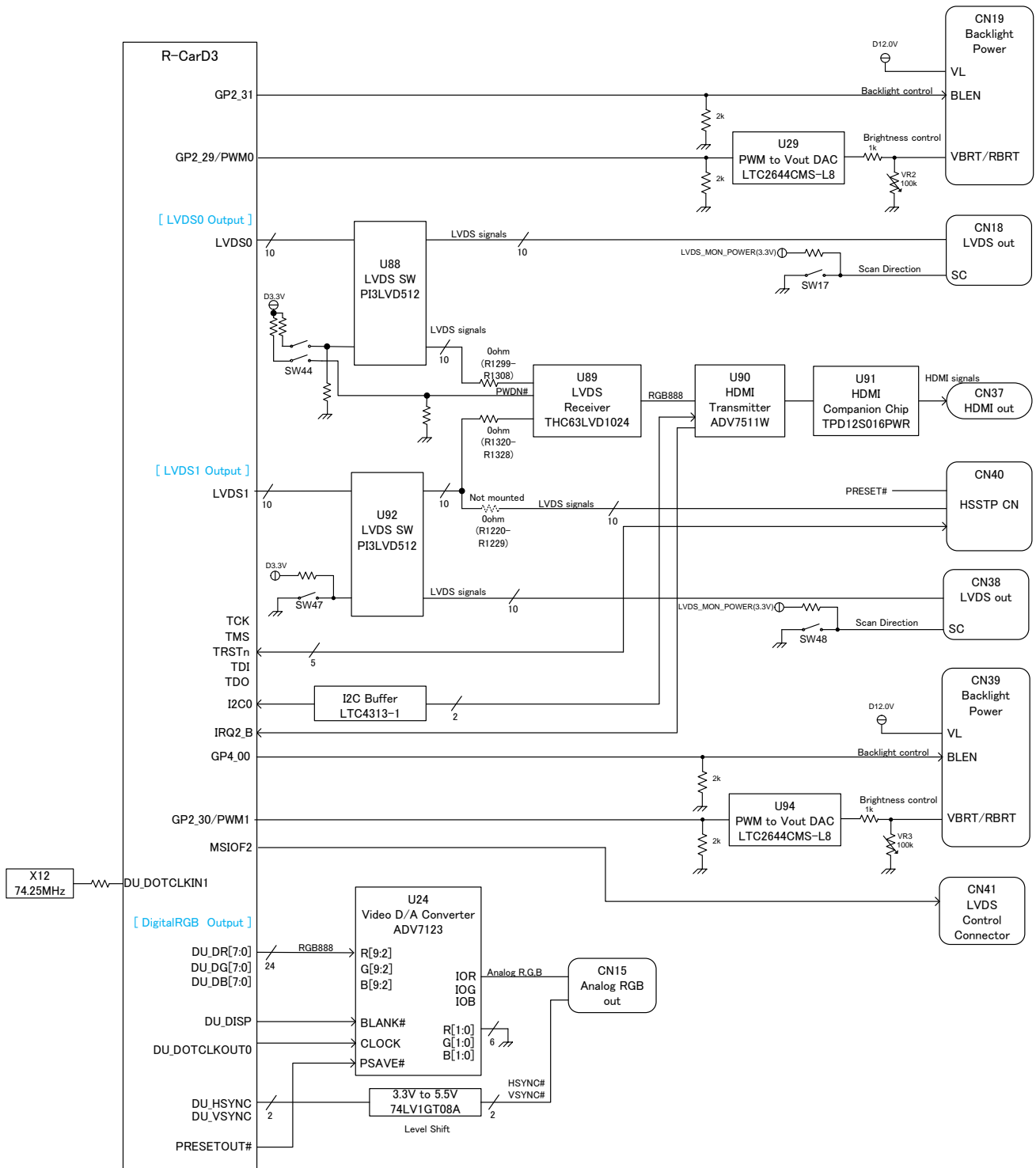


Figure 2.4.1 Display Interface Block Diagram

2.5. HDMI Output Interface (LVDS0、LVDS1)

2.5.1. 仕様

R-CarD3 には 2 channel の LVDS Output Interface が内蔵されています。LVDS の詳細は R-CarD3 ハードウェアマニュアルを参照して下さい。

Draak ボードでは 2channel の LVDS 信号 (LVDS0,LVDS1)を HDMI 信号に変換することにより HDMI 出力をサポートしています。

R-CarD3 の 2channel LVDS 信号 (LVDS0、LVDS1)は、Pericom 製 LVDS SW PI3LVD512 (U88、U92)にて LVDS 出力回路と HDMI 出力回路切り替えを行っています。LVDS0 側は SW44、LVDS1 側は SW47 で選択し、使用してください。
 HDMI 出力回路側を出力する場合は、SW44 を 2bit とともに ON、SW47 を ON してください。

LVDS SW (U88、U92)選択後の LVDS 出力は、THine 製 LVDS Receiver THC63LVD1024 (U89)で、Digital RGB に変換を行います。LVDS Receiver THC63LVD1024 (U89)では、LVDS0 信号を使用した Single In/Single Out と、LVDS0 信号と LVDS1 信号を使用した Dual In/Single Out をサポートしています。また、LVDS Receiver THC63LVD1024 (U89)では、LVDS1 信号を使用した Single In/Single Out には対応しておりませんのでご注意ください。

Single In/Single Out と Dual In/Single Out の選択は、SW45 を使用して設定してください。
 SW45 は、Single In/Single Out の場合は ON とし、Dual In/Single Out の場合は OFF としてください。

Digital RGB に変換されたデジタル信号は、Analog Devices 製 HDMI Transmitter ADV7511WBSWZ で、HDMI 信号に変換されます。変換された HDMI 信号は、TI 製 HDMI Companion chip TPD12S016PWR (U91)を経由して HDMI コネクタ (CN37)に接続されています。TPD12S016PWR は ESD 保護機能と I²C レベルシフタを内蔵しています。

Draak ボード上の HDMI Transmitter ADV7511W の最大ドットクロック周波数は 165 MHz である一方、LVDS Receiver THC63LVD1024 の最大ドットクロック周波数は 135 MHz であるため、R-CarD3 の LVDS 信号を HDMI 信号に変換する経路全体の最大ドットクロック周波数は 135 MHz となります。

PI3LVD512 の詳細は Pericom 社製データシート、THC63LVD1024 の詳細は THine 社製データシート、ADV7511WBSWZ の詳細は Analog Devices 社製データシート、TPD12S016PWR の詳細は TI 社製データシートを参照して下さい。

HDMI Transmitter ADV7511WBSWZ からの INT 出力は、R-CarD3 の IRQ2_B/GP1_28 に接続しています。本信号は、EXIO Connector C (CN48)にも接続しています。EXIO Connector C (CN48)側で使用する場合は、HDMI Transmitter 側の 0 Ω抵抗 (R1051)を取り外し、使用してください。各 0 Ω抵抗の接続に関しては Draak ボードの回路図を参照して下さい。

Table 2.5.1 HDMI Output interface Specifications

Display Controller	R-CarD3 on-chip Display Unit (LVDS0,LVDS1) LVDS SW
LVDS SW	LVDS0 U88:Pericom PI3LVD512(SW44 Select) ⁱ LVDS1 U92:Pericom PI3LVD512(SW47 Select) ⁱⁱ
Deserialzer	Converts LVDS signals to Digital RGB signals U89: THine Electronics THC63LVD1024
HDMI Transmitter,	Converts Digital RGB signals to HDMI signals. U90: Analog Devices ADV7511WBSWZ I ² C(channel 0) I ² C slave address: 0x73 for read, 0x72 for write. (PD=0)
HDMI Companion chip	U91: TI TPD12S016PWR
Connector	CN37: Amphenol FCI 10029449-001RLF (HDMI type A, standard, 19pin)

2.5.2. ブロック構成

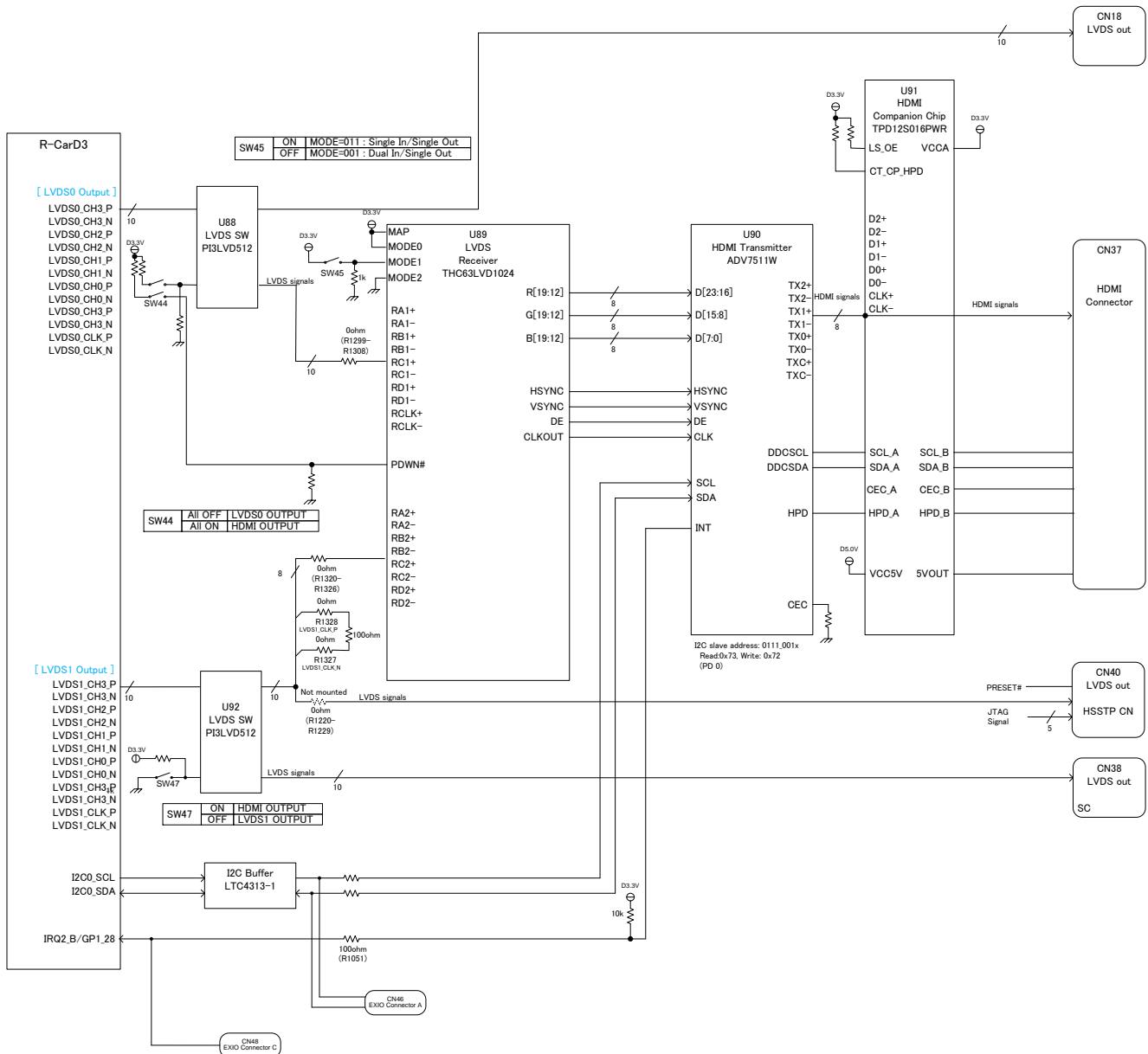


Figure 2.5.1 HDMI Output Interface Block Diagram

2.6. LVDS Output Interface (LVDS0, LVDS1)

2.6.1. 仕様

R-CarD3 には 2 channel の LVDS Output Interface が内蔵されています。LVDS の詳細は R-CarD3 ハードウェアマニュアルを参照して下さい。

R-CarD3 の LVDS0 出力は、LVDS SW (U88)にて LVDS 出力回路と HDMI 出力回路切り替えを行っています。SW44 で選択し、使用してください。LVDS SW (U88)選択後の LVDS 出力を LCD 用コネクタ (CN18)に接続しています。

LVDS0 出力側を使用する場合は、SW44 を 2bit とも OFF してください。これにより LVDS SW (U88)が LVDS 出力回路側に選択されるとともに、HDMI 出力回路側の LVDS Receiver THC63LVD1024 が Power Down されます。

また、R-CarD3 の LVDS1 出力は、LVDS SW (U92)にて LVDS 出力回路と HDMI 出力回路切り替えを行っています。SW47 で選択し、使用してください。LVDS SW (U92)選択後の LVDS 出力を LCD 用コネクタ (CN38)に接続しています。

LVDS1 出力側を使用する場合は、SW47 を OFF してください。これにより LVDS SW (U92)が LVDS 出力回路側に選択されます。

また、LCD のバックライト電源供給用として 2 つの 12V 電源コネクタ (CN19,CN39)を実装しています。

LCD のバックライト電源は R-CarD3 の GPIO 出力 (CN19 側:GP2_31、CN39 側:GP4_00)により制御可能です。GP2_31、GP4_00 に '1' を設定することにより、バックライト電源が ON になります。GP2_31、GP4_00 に '0' を設定することにより、バックライト電源が OFF になります。

LCD の走査方向は CN19 側:SW17、CN39 側:SW48 で変更可能です。

LCD の輝度を調整する方法として、以下の 2 通りの方法を用意しています。

(1) 半固定抵抗 (CN19 側:VR2、CN39 側:VR3)による調整

半固定抵抗で輝度を調整するには、R-CarD3 の CN19 側:GP2_29/PWM0、CN39 側:GP2_30/PWM1 端子にて GP2_29/GP2_30 出力機能を選択し、GP2_29/GP2_30 に '1' を設定します。これにより LTC2644CMS-L8 (CN19 側:U29、Cn39 側:U94)の Vout 出力が最大 (2.5V)となり、VR2、VR3 の抵抗値を変えることで輝度調整が可能となります。VR2、VR3 を時計回りに調整すると輝度が上がります。

(2) R-CarD3 搭載の PWM 機能 (PWM0)による調整

PWM で輝度を調整するには、R-CarD3 の CN19 側:GP2_29/PWM0、CN39 側:GP2_30/PWM1 端子にて PWM0/PWM1 機能を選択します。PWM0/PWM1 信号の High Level 時間を tPWH、PWM0/PWM1 信号の周期を tPERIOD とした場合、LTC2644CMS-L8 (CN19 側:U29、CN39 側:U94)の Vout 出力は以下となります。

$$V_{out} = (tPWH / tPERIOD) \times 2.5 [V]$$

Vout 値が 2.5V の場合に輝度が最小となり、Vout 値が 0V の場合に輝度が最大となります。尚、PWM で輝度を調整する場合には、事前に VR2、VR3 を反時計回りに調整して輝度を下げてください。

Table 2.6.1 LVDS0/LVDS1 Output interface Specifications

Display Controller	R-CarD3 on-chip Display Unit (LVDS0,LVDS1)
LVDS0	[LVDS Output] LVDS SW Pericom PI3LVD512 SW44 Select Scan Direction Control: SW17 Backlight Control: GP2_31: '1' turns backlight on, '0' turns backlight off. Brightness Control: (1) Trimmer 'VR2' on the Draak Board. Set GP2_29 to '1' beforehand. (2) R-CarD3 PWM0. Adjust VR2 counterclockwise beforehand. Connector: CN18: Hirose DF14A-20P-1.25H, for LVDS signals. CN19: JST SM14B-SRSS-TB (LF) (SN), for Power supply of backlight.
LVDS1	[LVDS Output] LVDS SW Pericom PI3LVD512 SW47 Select Scan Direction Control: SW48 Backlight Control: GP4_00: '1' turns backlight on, '0' turns backlight off. Brightness Control: (1) Trimmer 'VR3' on the Draak Board. Set GP2_30 to '1' beforehand. (2) R-CarD3 PWM1. Adjust VR3 counterclockwise beforehand. Connector: CN38: Hirose DF14A-20P-1.25H, for LVDS signals. CN39: JST SM14B-SRSS-TB (LF) (SN), for Power supply of backlight HSSTP connector CN40: Samtec ERF8-020-05.0-L-DV-L-K-TR.

また、LVDS0 と LVDS1 の 2channel を使用し、Dual Panel に接続する場合の制御信号として、4pin コネクタ Hirose PSM-410336-04 に MSIOF2 信号を出力しています。
 4pin コネクタのピンリストは以下の通りです。

Table 2.6.2 LVDS Control Connectors Specifications

LVDS Control Connector (CN41)	Hirosugi PSM-410336-04.
-------------------------------	-------------------------

Table 2.6.3 LVDS Control Connector (CN41) Pin List

Pin	Name
1	IRQ0/MSIOF2_SYNC_B/GP0_02
2	MSIOF2_SCK/GP0_03
3	MSIOF2_TXD/I2C3_SCL/GP0_04
4	MSIOF2_RXD/I2C3_SDA/GP0_05

2.6.2. ブロック構成

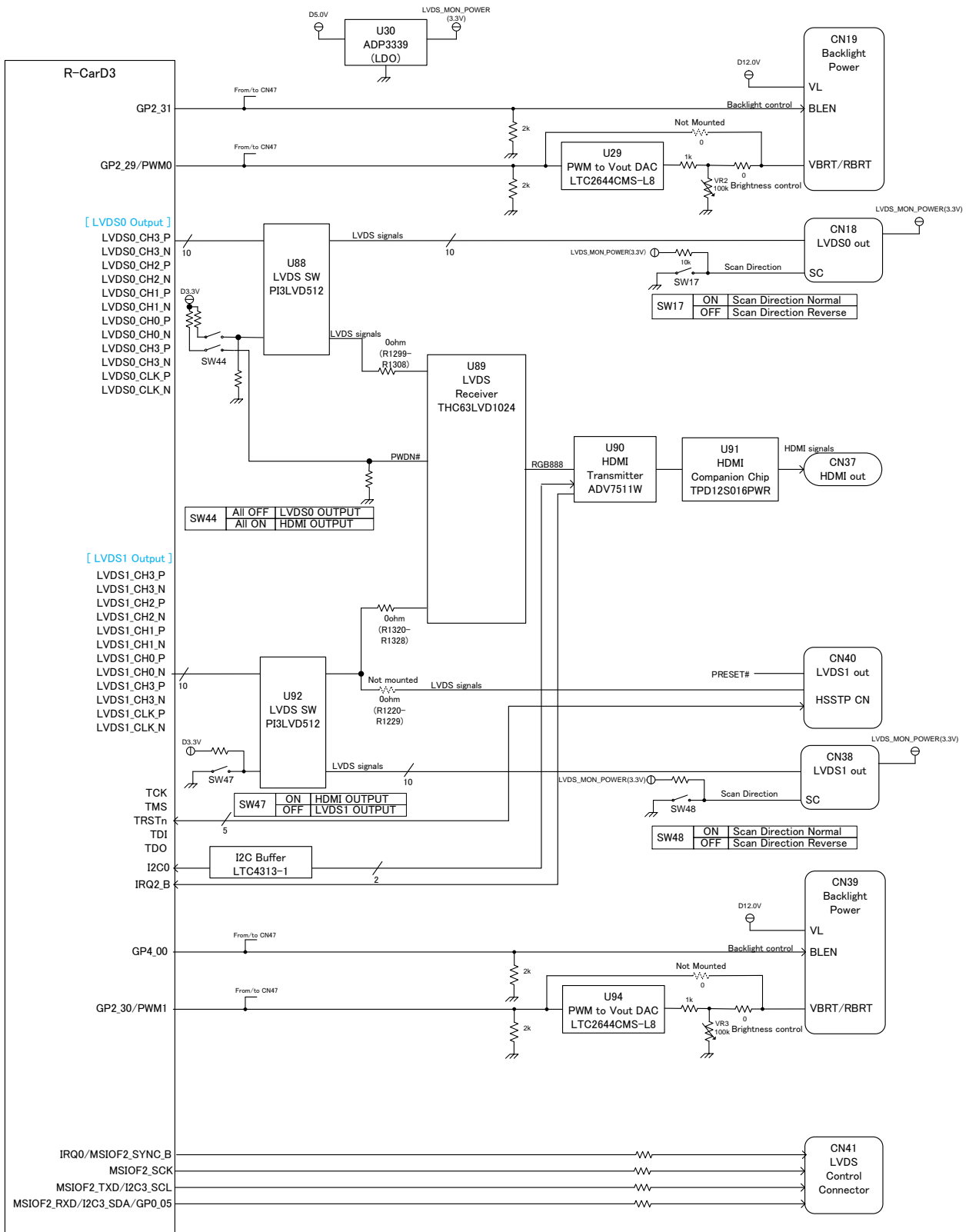


Figure 2.6.1 LVDS0/LVDS1 Output Interface Block Diagram

2.7. Analog RGB Output Interface (DU)

2.7.1. 仕様

Draak ボードは、R-CarD3 の Digital RGB 信号を Analog Devices 製 Video D/A Converter (ADV7123KSTZ140, U24)経由で Analog RGB に変換し、DSUB 15pin コネクタ (CN15)に接続しています。また、Digital RGB 信号は拡張コネクタにも接続しています。Display Unit の詳細は R-CarD3 ハードウェアマニュアルを参照して下さい。ADV7123KSTZ140 の詳細は Analog Devices 社製データシートを参照して下さい。

Table 2.7.1 Analog RGB Output Interface Specifications

Display controller	R-CarD3 on-chip Display Unit
Video D/A Converter	U24: Analog Devices ADV7123KSTZ140
Connector	CN15: JAE D02-M15SAG-23L9E

2.7.2. ブロック構成

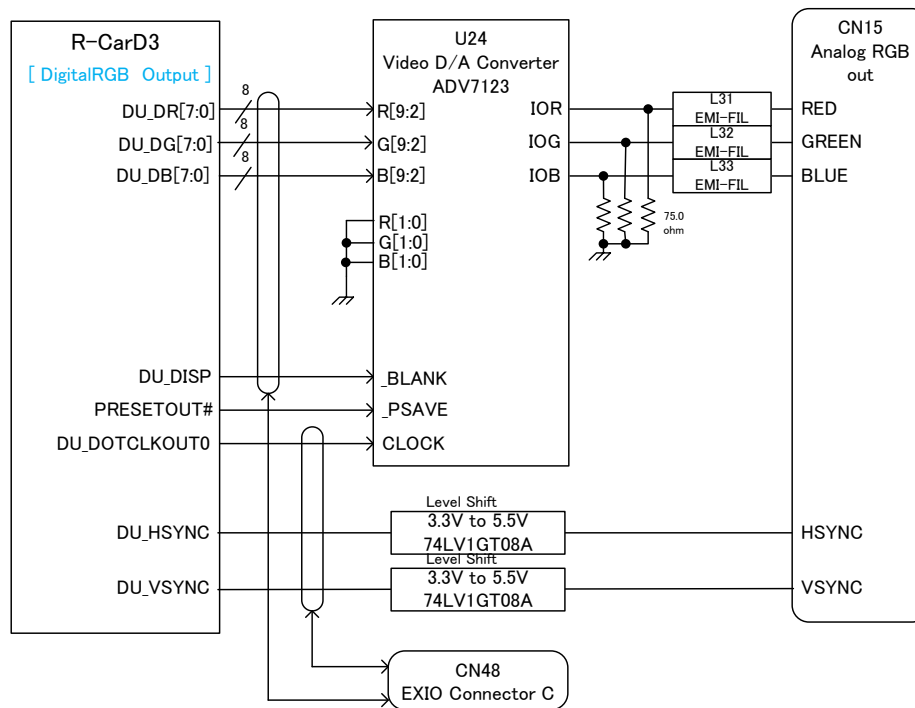


Figure 2.7.1 Analog RGB Output Interface Block Diagram

2.8. Video Input Interface (VI4)

2.8.1. 仕様

R-CarD3 には 1channel の Video Input Interface (VI4)が内蔵されています。Video Input Interface の詳細は R-CarD3 のハードウェアマニュアルを参照して下さい。

Draak ボードでは、R-CarD3 の VI4 に、HDMI 入力からの Video 信号と、Composite Video 信号入力 (CVBS)から Digital Video 信号に変換した信号を入力可能としています。HDMI コネクタからの HDMI 信号は、HDMI Receiver Analog Devices 製 ADV7612WBSWZ (U111)で Digital Video 信号に変換し、スイッチ経由 (SW49,SW50,SW51,SW52)で R-CarD3 の VI4 入力に接続しています。

Composite Video 信号は、Video Decoder Analog Devices 製 ADV7180WBCP32Z (U41)で Digital Video 信号に変換し、スイッチ経由 (SW53, SW54)で R-CarD3 の VI4 入力に接続しています。

ADV7612W の詳細は、Analog Devices 社製のデータシート、ADV7180WBCP32Z の詳細は Analog Devices 社製のデータシートを参照して下さい。

Draak ボードでは VI4 の各信号を EXIO Connector B (CN47)にも接続しています。EXIO Connector B (CN47)側で使用する場合は、HDMI 入力回路側のスイッチ (SW49,SW50,SW51,SW52)と CVBS 入力回路側のスイッチ (SW53,SW54)は OFF して下さい。

Table 2.8.1 Video Input Interface Specifications

Video Input Module	R-CarD3 on-chip Video Input interface (VI4)
HDMI Receiver	U111: Analog Devices ADV7612WBSWZ
HDMI Input Connector	CN51: Amphenol FCI 10029449-001RLF (HDMI type A, standard, 19pin)
Composite Video Decoder	U41: Analog Devices ADV7180WBCP32Z
Composite Video Input Connector	CN42: SMK LPR6520-1501F (Pin Jack)
EXIO Connector	VI4 are connected to the EXIO Connector B (CN47)

2.8.2. ブロック構成

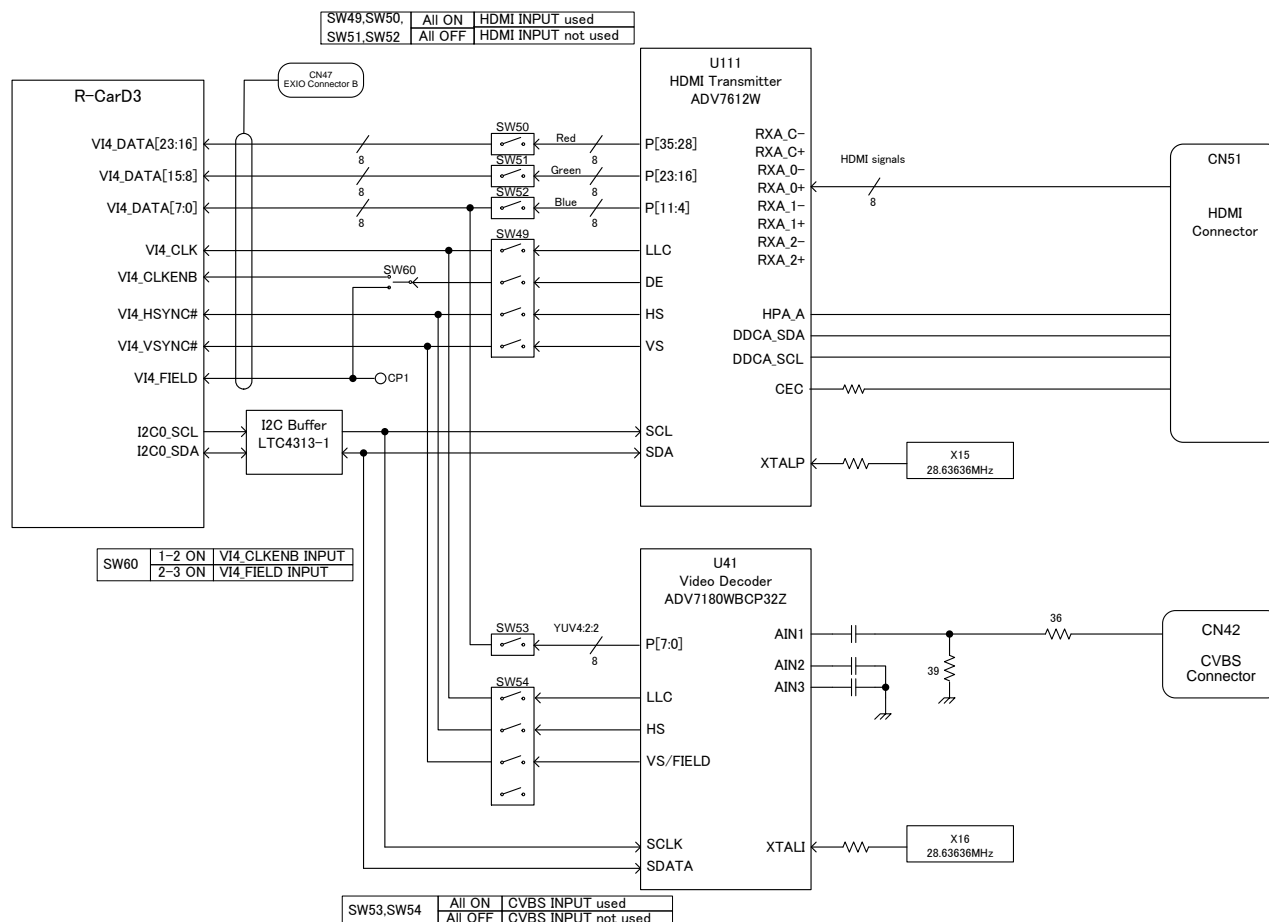


Figure 2.8.1 Video Input Interface Block Diagram

2.10. Video Input Interface (CVBS Input)

2.10.1. 仕様

Draak ボードでは、R-CarD3 の VI4 に Video Input Processor として Analog Devices 製 ADV7180WBCP32Z (U41)をスイッチ経由 (SW53, SW54)で接続しており、YUV4:2:2 の入力フォーマットで使用可能です。

R-CarD3 の VI4 には、HDMI 入力回路も接続可能としております。CVBS 入力を使用する場合は、CVBS 入力側のスイッチ (SW53,SW54)は全て ON とし、HDMI 入力側のスイッチ (SW49, SW50, SW51, SW52)は全て OFF してください。

ADV7180WBCP32Z の詳細は、Analog Devices 社製のデータシートを参照して下さい。

Table 2.10.1 Video Input Interface (CVBS Input) Specifications

Video Input Module	R-CarD3 on-chip Video Input interface (VI4)
HDMI Receiver	U41: Analog Devices ADV7180WBCP32Z
I ² C Bus	channel 0 slave address=0x40 for write, 0x41 for read (ALSBB=0)
CVBS Input Connector	CN42: SMK LPR6520-1501F (Pin Jack)
EXIO Connector	VI4 are connected to the EXIO Connector B (CN47)

2.10.2. ブロック構成

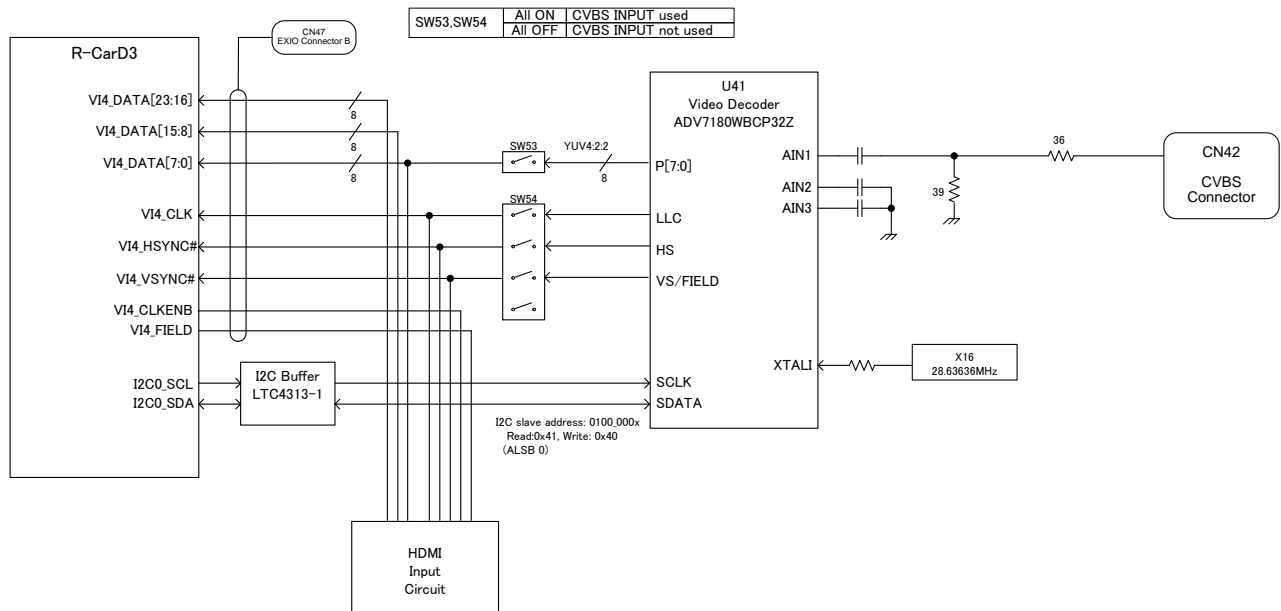


Figure 2.10.1 Video Input Interface (CVBS) Block Diagram

2.11. Audio Codec Interface (SSI3, SSI4)

2.11.1. 仕様

Draak ボードでは R-CarD3 の SSI3, SSI4 に Audio Codec (AK4613VQ, U38)を接続しています。SSI の詳細は R-CarD3 ハードウェアマニュアルを参照して下さい。AK4613VQ の詳細は Asahi Kasei 社製のデータシートを参照して下さい。

AK4613 のマスタークロック入力には R-CarD3 の AUDIO_CLKOUT を接続しています。AUDIO_CLKOUT を出力するためのクロックとして AUDIO_CLKA または AUDIO_CLKB を選択可能です。AUDIO_CLKB には 44.1 kHz 系クロックである 22.5792 MHz (X11)を接続しています。一方、AUDIO_CLKA には Cirrus Logic 製 CS2000-CP (U121)を接続しています。I²C (channel 0)経由で CS2000-CP 内蔵レジスタを設定することで、24.5760 MHz (X19)を基準とする 48.0 kHz 系クロックを生成可能です。CS2000-CP の詳細は Cirrus Logic 社のデータシートを参照して下さい。

AK4613 側におけるマスターモード、スレーブモードの選択は M/S 端子 (pin17)で行います。Draak ボードでは M/S 端子を 0 Ω抵抗 (R680)により Low Level に設定しているため、出荷時の初期設定ではスレーブモードで動作します。R680 を取り外すことでマスターモードで動作させることも可能です。

Draak ボードでは R-CarD3 の SSI_SDATA3 端子を AK4613 の SDTI1 端子に接続しています。また、SSI_SDATA4 端子を SDTO1 端子に接続しています。よって、SSI_SDATA3 を送信モードに、SSI_SDATA4 を受信モードに設定して下さい。

AK4613 の内蔵レジスタには I²C (channel 0)経由でアクセスします。

AK4613 の PDN (パワーダウン)端子には R-CarD3 から出力される PRESETOUT#を接続しています。

Draak ボードではオーディオインタフェースの各信号を EXIO Connector A (CN46)にも接続しています。CN46 経由で SSI_SDATA4/GP4_06 またはそのピンマルチ機能を R-CarD3 の入力とする場合、AK4613 の SDTO1 (pin24)出力との衝突を避けるため、必ず R683 (0 Ωを外して下さい)。

Table 2.11.1 Audio Codec Specifications

Controller	R-CarD3 on-chip SSI3, SSI4
Codec	Asahi Kasei, AK4613VQ (U38) I ² C (channel 0) I ² C slave address: 0x21 for read, 0x20 for write. (CAD[1:0] = 00)
Clock Divider & Multiplier	Cirrus Logic, CS2000-CP (U121) I ² C (channel 0) I ² C slave address: 0x9F for read, 0x9E for write. (AD0 = 1)
Audio Interface	R-CarD3 (SSI) side: Master mode. AK4613VQ side: Slave mode (initial setting at shipment)
Microphone Amplifiers	Maxim, MAX9813LEKA+T (U82, U83) 20 dB Fixed Gain
Audio Connector	LINE-OUT (CN52, 3.5 mm stereo mini-jack) MIC-IN (CN24, 3.5 mm stereo mini-jack)

Draak ボードにおいて、AK4613 のアナログ入力 (RIN1, LIN1 端子)には Maxim 製マイクアンプ (max9813L, U82, U83)を接続しています。このアンプのゲインは 20 dB 固定です。マイク入力コネクタ (CN24)をライン入力コネクタとして使用する場合には、必ず抵抗入りのケーブルを使用して下さい。

2.12. eMMC Memory Interface (MMCIF0)

2.12.1. 仕様

R-CarD3 は 1 チャンネルの MMC Interface (MMCIF)を内蔵しています。MMC Interface の詳細は R-CarD3 ハードウェアマニュアルを参照して下さい。

Draak ボードでは、R-CarD3 搭載の MMCIF に Micron 製 MTFC16GAKAEFF-AAT (16GB, U22)を接続しています。MTFC16GAKAEFF-AAT の詳細は Micron 社製データシートを参照して下さい。

ボード上の eMMC を使用する場合は、R-CarD3 の VDDQ_MMC 端子には必ず 1.8V が供給されるように設定して下さい (JP1 にて設定)。

Table 2.12.1 MMC Memory Interface Channel 0 (MMCIF0) Specifications

MMC Controller	R-CarD3 on-chip MMC Interface (MMCIF)
Interface voltage	1.8 V (JP1 1-2pins shorted)
eMMC Memory	Micron MTFC16GAKAEFF-AAT (U22) Capacities: 16 GB

Draak ボードでは MMCIF またはそのピンマルチ機能 (NAND)を EXIO Connector B (CN47)経由で使用可能です。この CN47 経由で NAND 機能を使用する場合、必ず Draak ボード上の 0 Ω抵抗 (R225~R234)を取り外し、R617~R623, R626~R628 に 0 Ω抵抗を実装して下さい。また、eMMC memory (U22)の入力端子が不定になることを避けるため、R624 (47 kΩ)を実装して下さい。各 0 Ω抵抗の接続に関しては Draak ボードの回路図を参照して下さい。

CN47 経由で NAND 機能を 3.3V で使用する場合、JP1 を 2-3pin SHORT とし、R-CarD3 の VDDQ_MMC 端子に 3.3V を供給してください。

2.12.2. ブロック構成

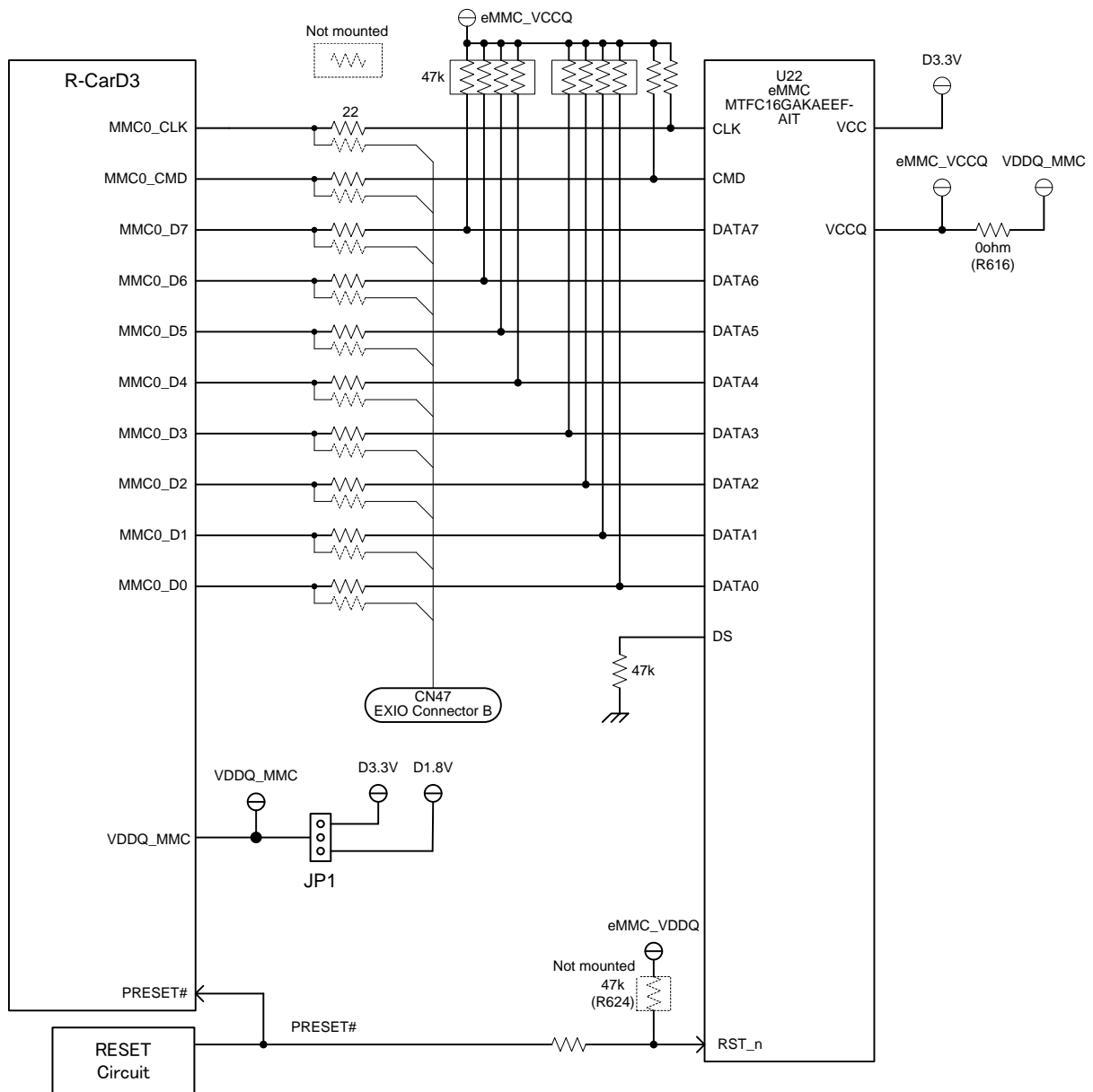


Figure 2.12.1 eMMC Memory Interface Diagram

2.13. USB2.0 Interface

2.13.1. 仕様

Draak ボードには1つの USB2.0 のポートが有り、USB2.0 Host I/F として使用可能です。Draak ボードでは、CN9 に TypeA コネクタを実装しています。USB2.0 の詳細は R-CarD3 ハードウェアマニュアルを参照して下さい。

USB0_OVC/GP0_01 は、MLB Connector (CN45)にも接続しています。MLB Connector (CN45)側で使用する場合は、USB 側の 0 Ω 抵抗 (R1391,R1392)を取り外し、使用して下さい。各 0 Ω抵抗の接続に関しては Draak ボードの回路図を参照して下さい。

Table 2.13.1 USB2.0 Interface Specifications

USB Controller	R-CarD3 on-chip USB2.0 Host Function Controller
USB Power Switch	ROHM BD82065FVJ Current Limit 2.4[A]
USB Host Connector	R-CarD3 USB2.0 Channel 0 type A, Omron XM7A-0442 (CN9)
Common Mode	TDK MCZ1210AH900L2TD0G
ESD Protection Diode	TDK AVRL101A3R3FTA
Chip Beads	Murata BLM18PG330SH1D

2.13.2. ブロック構成

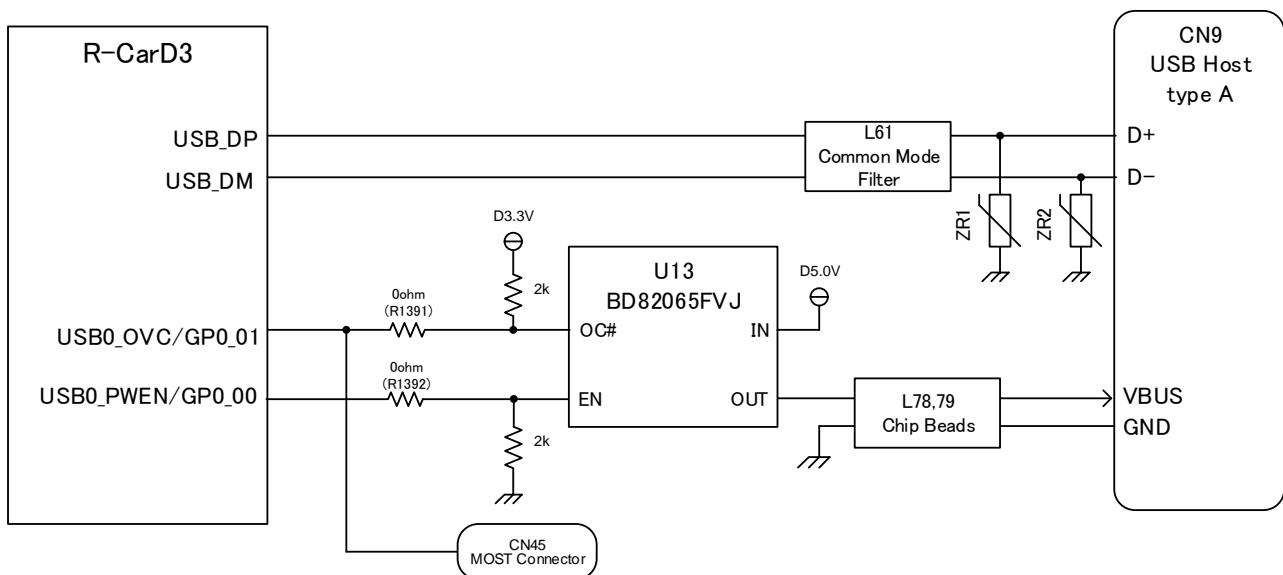


Figure 2.13.1 USB2.0 Interface Block Diagram

2.14. Ethernet Interface (EtherAVB)

2.14.1. 仕様

R-CarD3 には 1 channel の EtherAVB (但し物理層含まず) が内蔵されています。EtherAVB の詳細は、R-CarD3 ハードウェアマニュアルを参照して下さい。

Draak ボードでは、R-CarD3 の EtherAVB を Micrel 製 GbE Transceiver KSZ9031RNXVA (U78) に接続しています。KSZ9031RNXVA の詳細は、Micrel 社製データシートを参照して下さい。

Draak ボード上の 0 Ω 抵抗を移動することにより、EtherAVB を EtherAVB PHY コネクタ (CN23) に接続することも可能です。このコネクタには Broadcom 製 BCM89810 を搭載する Tessera 製 TSE-BRPHY004 ボードを接続可能です。

Table 2.14.1 Ethernet Interface Specifications

MAC Layer	R-CarD3 on-chip EtherAVB Supports transfer at 1000 Mbps, 100 Mbps Supports interface conforming to IEEE802.3 PHY-RGMII
Physical Layer -1	Transceiver: Micrel KSZ9031RNXVA (U78) Gigabit Ethernet Transceiver with RGMII support. Supports 10/100/1000 Mbps IEEE802.3-compliant Ethernet transceiver. Connector: Bel Fuse, 0826-1G1T-23-F (CN22) RJ-45 with pulse transformer Initial setting at shipment: following 0 Ω resistors are mounted. R641, R647, R653, R659, R664, R668, R642, R648, R654, R660, R665, R669
Physical Layer -2	Connector: Samtec, QSH-030-01-L-D-A (CN23) Tessera TSE-BRPHY004 board can be connected. Initial setting at shipment: following 0 Ω resistors are not mounted. R643, R651, R656, R662, R666, R670, R644, R652, R657, R663, R667, R671

KSZ9031 は R-CarD3 の PRESETOUT# 信号でリセットされますが、GP5_18 (/AVB_MAGIC) によりソフトウェア制御でリセットすることもできます。KSZ9031 の PHY address は PHYAD[4:2] が 000 固定、PHYAD[1:0] は SW30 で選択可能です。KSZ9031 におけるその他の Strapping Options は以下の通りです。

Table 2.14.2 Strapping Options for KSZ9031

Pin Name	Setting	Pin Function	Board configuration
PHYAD2	Fixed to '0'	PHY address bit 2	Pulled to Low Level (R757)
MODE[3:0]	Fixed to '1111'	RGMII mode – advertise all capabilities	Pulled to High Level (R753~R756)
CLK125_EN	Fixed to '1'	Enable 125 MHz clock output	Pulled to High Level (R752)
LED_MODE	Fixed to '1'	Single-LED mode	Pulled to High Level (R325)

RJ45 コネクタ (CN22) には二つの LED1, LED2 が内蔵されており、Draak ボードでは KSZ9031 の LED1 (pin17), LED2 (pin15) 端子と接続しています。LED1 側が Activity (TX, RX), LED2 側が Link On (any speed) となります。送信または受信動作中に LED1 が点滅し、リンクが確立した時に LED2 が点灯します。

Draak ボードでは、R-CarD3 の GP5_20/AVB_LINK 端子よりリンク状態を取得することが可能です。'1' が Link On (any speed)、'0' が Link Off となります。

R-CarD3 の EtherAVB と EtherAVB PHY コネクタ (CN23) を接続する場合、(A) の 0 Ω 抵抗を (B) に移動して下さい。

(A) R641, R647, R653, R659, R664, R668, R642, R648, R654, R660, R665, R669

(B) R643, R651, R656, R662, R666, R670, R644, R652, R657, R663, R667, R671

また、AVB_PHY_INT 信号にて KSZ9031 側出力と CN23 側出力が衝突するのを避けるため、R658 を取り外して下さい。他、KSZ9031 と CN23 経由の PHY 間で PHY Address が衝突しないように SW30 を設定して下さい。各 0 Ω 抵抗の接続に関しては Draak ボードの回路図を参照して下さい。

2.14.2. ブロック構成

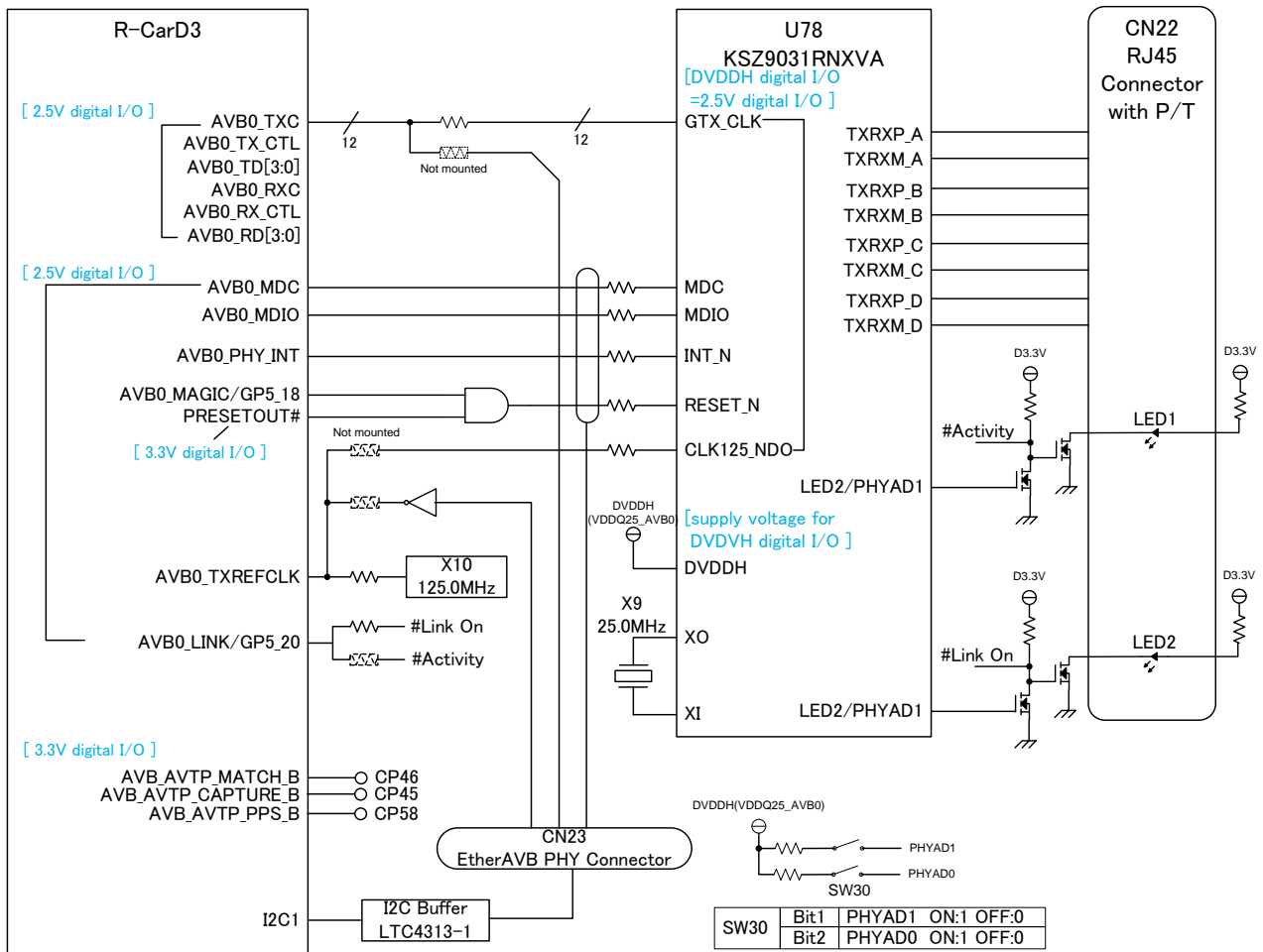


Figure 2.14.1 Ethernet Interface Block Diagram

2.15. CAN-FD Interface (CANFD0/CANFD1)

2.15.1. 仕様

R-CarD3 には 2 channel の CAN-FD Interface が内蔵されています。CAN-FD Interface の詳細は、R-CarD3 ハードウェアマニュアルを参照して下さい。

Draak ボードでは、R-CarD3 の CANFD0、CANFD1 を NXP 製 CAN Transceiver TJA1049T/3 (U96、U97)に接続しています。TJA1049T/3 の詳細は、NXP 社製データシートを参照して下さい。

Draak ボードでは CANFD0,CANFD1 の各信号を EXIO Connector A (CN46)にも接続しています。EXIO Connector A (CN46)側で使用する場合は、CAN-FD Interface 側の 0 Ω抵抗 (CANFD0:R1387,R1388,CANFD1:R1389,R1390)を取り外し、使用してください。各 0 Ω抵抗の接続に関しては Draak ボードの回路図を参照して下さい。

R-CarD3 の CAN_CLK に外部クロックを入力できるように発振器 (X13)を搭載しております。Default では未実装ですので、使用する場合は発振器 (X13)および 0 Ω抵抗 (R954)を実装してください。その場合、必要に応じ、EXIO Connector A (CN46)、MCU Board Connector (CN50)に接続している 0 Ω抵抗 (R955,R1240)を取り外してください。

Table 2.15.1 CAN-FD Interface Specifications

CAN-FD Controller	R-CarD3 on-chip CAN-FD Controller (CANFD0,CANFD1)
CAN Transceiver	NXP TJA1049T/3 High-Speed CAN transceiver
CAN-FD Connector	R-CarD3 CANFD0 Hirosugi PSM-410336-04 (CN43) R-CarD3 CANFD1 Hirosugi PSM-410336-04 (CN44)

2.15.2. ブロック構成

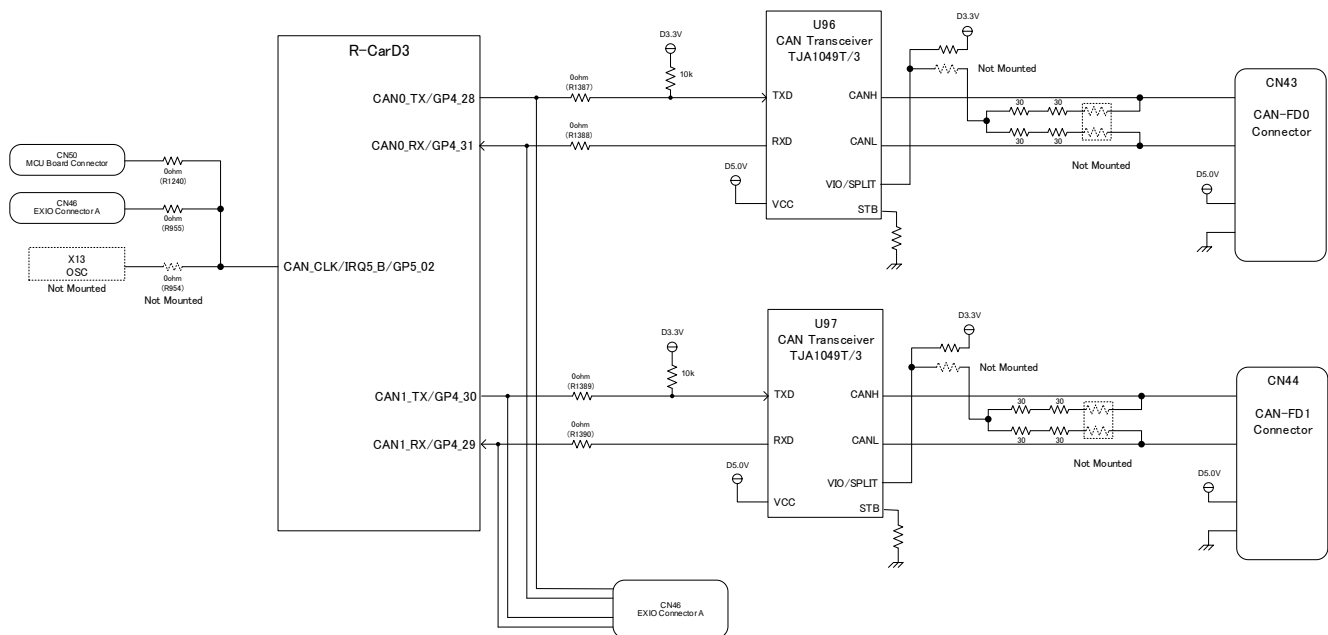


Figure 2.15.1 CAN-FD Interface Block Diagram

2.16. MediaLB Interface (MLB)

2.16.1. 仕様

R-CarD3 には MediaLB (3pin インターフェース) が内蔵されています。MediaLB の詳細は、R-CarD3 ハードウェアマニュアルを参照して下さい。

Draak ボードでは、Samtec: QSH-020-01-L-D-DP-A 40pin コネクタに出力しています。40pin コネクタのピンリストは以下の通りです。

Table 2.16.1 MediaLB Connector Pin List

Pin	Name	Pin	Name
1	MLBSN(Not used)	2	MLBCLK(MLB_CLK)
3	MLBSP(Not used)	4	Brd_ID0(not used)
5	Brd_ID4(not used)	6	MLBSIG(MLB_SIG)
7	Brd_ID3(not used)	8	Brd_ID1(not used)
9	MLBDN(Not used)	10	MLBDAT(MLB_DAT)
11	MLBDP(Not used)	12	Brd_ID2(not used)
13	RESERVED(not used)	14	TVAL0/SRX1/SINTA_B(not used)
15	RESERVED(not used)	16	RMCK1/SRX2/SDINA(not used)
17	MLBCN(Not used)	18	TDAT0/SRX0/SDOUTA(not used)
19	MLBCP(Not used)	20	SRX3/SDINB(not used)
21	PS0(not used)	22	PS1(not used)
23	STATUS(not used)	24	PWROFF(not used)
25	RST_B(PRESETOUTn)	26	RSOUT_B(not used)
27	ERR/BOOT_B(not used)	28	MCK(not used)
29	TCK/D_SCL(not used)	30	TMS(not used)
31	TDO/DINT(not used)	32	TDI/DSDA(not used)
33	SCL(I2C0_SCL)	34	INT_B(USB0_OVC/GP0_01))
35	SDA(I2C0_SDA)	36	RESERVED(not used)
37	3.3V_SW(D3.3V)	38	3.3VCONT(D3.3V)
39	3.3V_SW(D3.3V)	40	12VCONT(not used)

※灰色網掛けは未接続端子

Table 2.16.2 MediaLB Specifications

MediaLB Connector	Samtec QSH-020-01-L-D-DP-A (CN45)
-------------------	-----------------------------------

MLB_CLK、MLB_SIG、MLB_DAT 信号には、pull-up 抵抗が実装されています (R1403,R1404,R1405)。
 CN45 を使用する場合は、pull-up 抵抗 R1403,R1404,R1405 を取り外してください。

2.16.2. ブロック構成

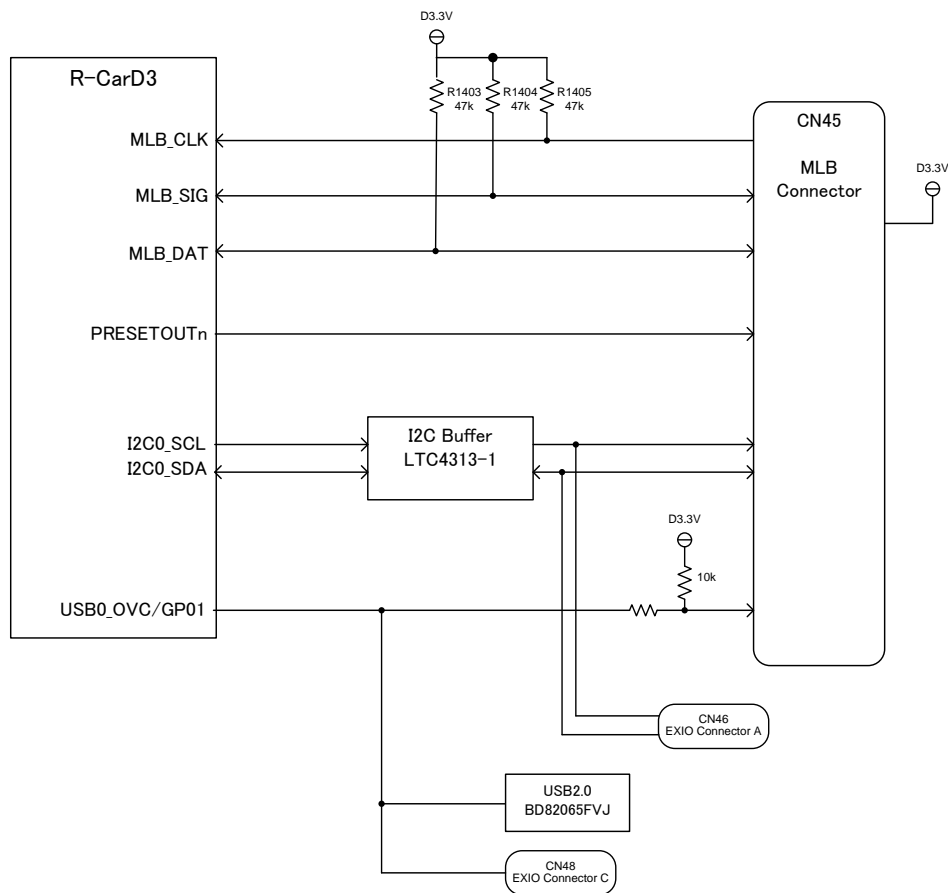


Figure 2.16.1 MediaLB Block Diagram

2.17. Debugger Interface (DBG)

2.17.1. 仕様

Draak ボードでは Debugger Interface として、JTAG エミュレータ接続用の 20pin コネクタ (DBG)を搭載しています。Debugger Interface の詳細は R-CarD3 ハードウェアマニュアルを参照して下さい。

また、JTAG 端子は、HSSTP コネクタ (CN40)にも接続しています。

Draak ボードでは、モード端子の設定により JTAG コネクタ (CN1)でデバッグする機能を選択可能です。モード端子の設定は”2.1.1.7MD21,MD20 端子-JTAG 切り替え”を参照してください。

Table 2.17.1 DBG Interface Specifications

DBG Interface (20pin)	CN1: Samtec HTST-110-01-S-V
-----------------------	-----------------------------

2.17.2. ブロック構成

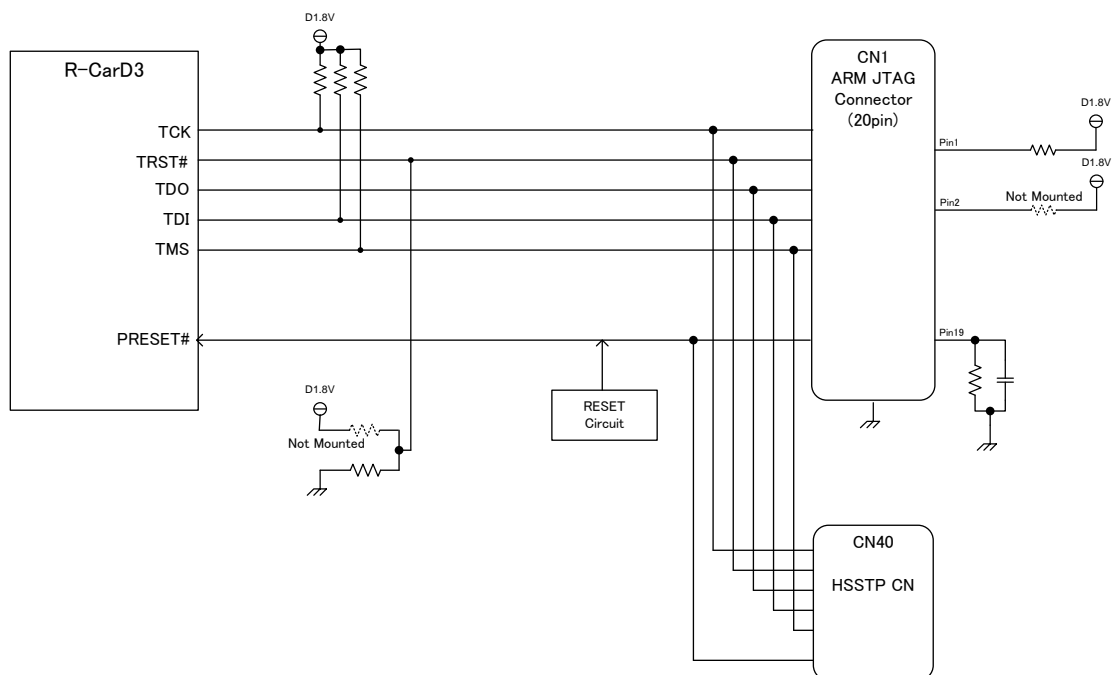


Figure 2.17.1 JTAG (DBG) Debugger Block Diagram

2.18. Debug Serial Interface (SCIF2)

2.18.1. 仕様

Draak ボードは、R-CarD3 の SCIF2 を Debug Serial Interface として使用します。SCIF の詳細は R-CarD3 ハードウェアマニュアルを参照して下さい。

R-CarD3 の SCIF2 は USB to UART Bridge CP2102 を経由して USB microAB コネクタ (CN25) に接続されています。ホスト PC と CN25 を USB ケーブルで接続することにより、Debug Serial として使用可能です。CP2102 の詳細は Silicon Labs 社製データシートを参照して下さい。

Draak ボードでは R-CarD3 の SCIF_CLK 端子に 14.7456 MHz の水晶発振器 (X18) を接続しています。CP2102 のデバイス仕様として UART 側は 300 bps ~ 1 Mbps をサポートしているため、14.7456 MHz をソースクロックとした場合は、最大転送レートはその 16 分周の 921.6 kbps となります。

ただし、14.7456 MHz の水晶発振器 (X18) から R-CarD3 の SCIF_CLK/GP2_27 端子に接続する 0 Ω 抵抗 (R1329) は、Default では未実装です。使用する場合は実装し、AUDIO_CLKB 側の 22 Ω 抵抗 (R345) は取り外してください。各抵抗の接続に関しては Draak ボードの回路図を参照して下さい。

Draak ボードと接続するホスト PC には CP2102 用 USB ドライバが必要です。下記 URL より入手が可能です。

<http://www.silabs.com/products/mcu/Pages/USBtoUARTBridgeVCPDrivers.aspx>

Draak ボードでは SCIF2 の各信号を EXIO Connector A (CN46) にも接続しています。EXIO Connector A (CN46) 側で使用する場合は、Debug Serial Interface 側の 0 Ω 抵抗 (R1385, R1386) を取り外し、使用してください。各 0 Ω 抵抗の接続に関しては Draak ボードの回路図を参照して下さい。

Table 2.18.1 Debug Serial Interface Specifications

Serial controller	R-CarD3 on-chip SCIF2 (Group A) controller
USB to UART Bridge	Silicon Labs CP2102 (U42) max 1 Mbps
Connector	CN25: SCIF2, Hirose ZX62D-AB-5P8

2.18.2. ブロック構成

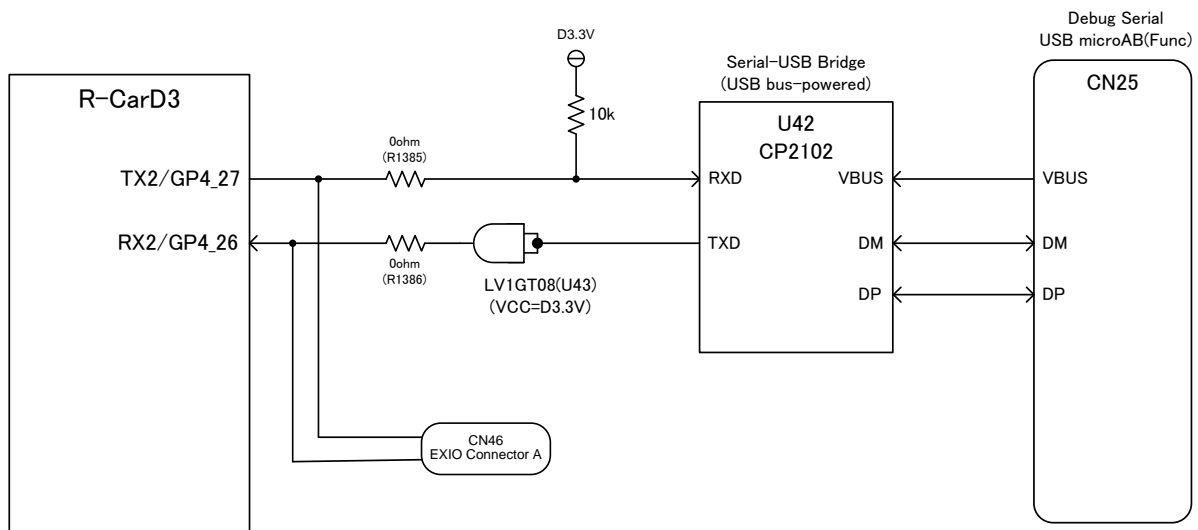


Figure 2.18.1 Debug Serial Interface Block Diagram

2.19. GPIO Interface (Software Switch, Tact Switch, General Purpose LED)

2.19.1. 仕様

Draak ボードでは、デバッグ用途向けに 4 ビットのソフトスイッチ (SW56)と 3 ビットのタクトスイッチ (SW57~SW58)、3 ビットの汎用 LED (LED12, LED13, LED14)を実装しています。下記の通りそれぞれ R-CarD3 の GPIO に接続しています。GPIO の詳細は R-CarD3 ハードウェアマニュアルを参照して下さい。

Table 2.19.1 Software Switch (General Purpose Switch) List

GPIO	Software Switch
GP4_15	Bit 3 (SW56-pin4)
GP4_14	Bit 2 (SW56-pin3)
GP4_13	Bit 1 (SW56-pin2)
GP4_12	Bit 0 (SW56-pin1)

Table 2.19.2 Tactile Switch (General Purpose Switch) or General Purpose LED List

GPIO	Tactile Switch	General Purpose LED
GP4_25	Bit 2 (SW57)	LED14
GP4_07	Bit 1 (SW59)	LED13
GP1_30	Bit 0 (SW58)	LED12

Software Switch 機能を使用する場合、GP4_12, GP4_13, GP4_14, GP3_15 の内蔵プルアップ機能を ON にして下さい。

Draak ボードでは、ひとつの GPIO 端子にタクトスイッチと汎用 LED の両方を接続しています。タクトスイッチとして使用する場合には GPIO を入力に設定して下さい。汎用 LED として使用する場合には GPIO を出力に設定して下さい。

Draak ボードでは、タクトスイッチ及び汎用 LED で使用している GPIO を EXIO Connector A (CN46), EXIO Connector C (CN48)にも接続しています。CN46,CN48 経由で GP1_30, GP4_07, GP4_25 またはそのピンマルチ機能を使用する場合、チャタリング除去回路の容量 (4.7uF)による影響を避けるため、必ず R1347, R1348, R1351 (0 Ω)を取り外して下さい。

2.19.2. ブロック構成

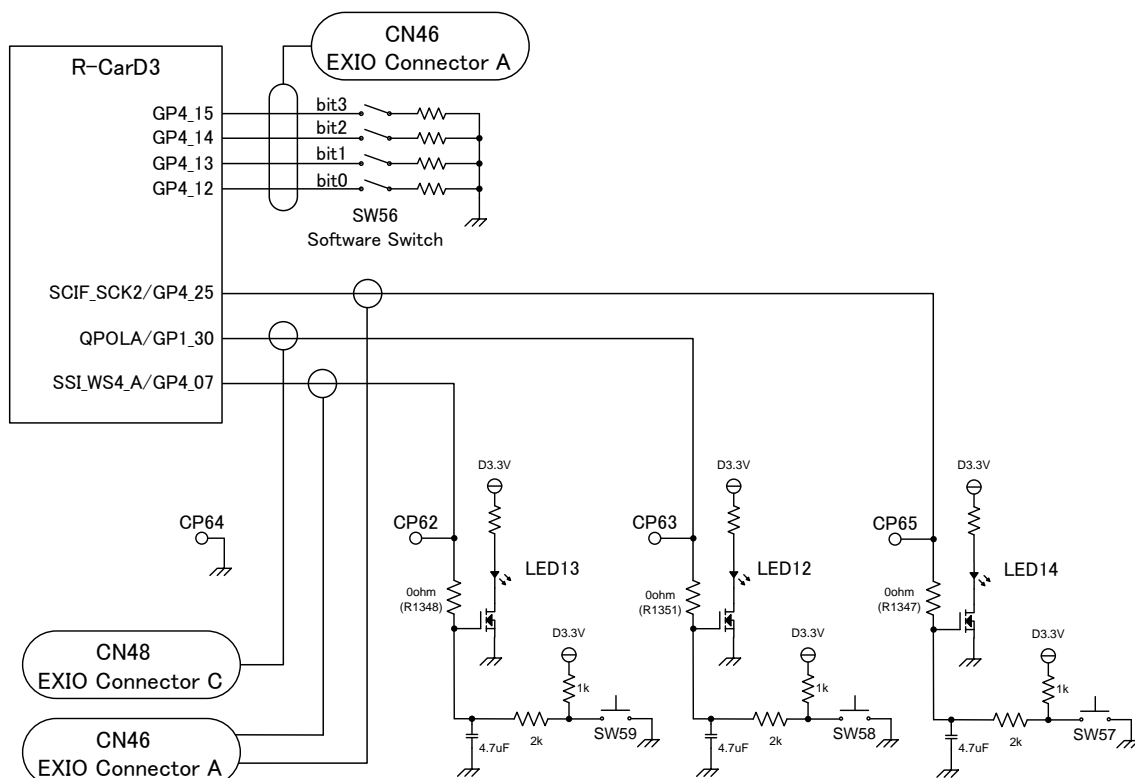


Figure 2.19.1 GPIO Interface (Software Switch, Tactile Switch, General Purpose LED) Block Diagram

2.20. EEPROM Interface

2.20.1. 仕様

Draak ボードでは、オンボード上に 1kbit の ROHM 製 I2C EEPROM メモリ (U57)を搭載しています。
 ROHM 製 I2C EEPROM の詳細は、ROHM 社製データシートを参照して下さい。

Table 2.20.1 EEPROM Interface Specifications

I ² C controller	On-chip I ² C controllers in the R-CarD3
I2C EEPROM	U57: ROHM BR24T01FVM-W (1 kbit) I ² C (channel0) I ² C slave address: 0xA1 for read, 0xA0 for write. (A2/1/0=000)

2.20.2. ブロック構成

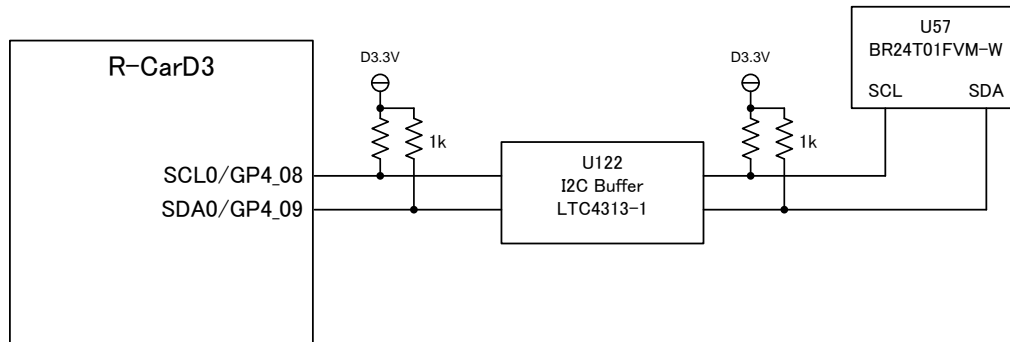


Figure 2.20.1 EEPROM Interface Block Diagram

2.21. I²C Interface

2.21.1. 仕様

R-CarD3 には 4 Channel の I²C Interface が内蔵されています。Draak ボードでは I2C0,I2C1 チャンネルに下記のデバイスが接続されています。I²C Interface の詳細は R-CarD3 ハードウェアマニュアルを参照して下さい。

Table 2.21.1 I²C Interface Specifications

I ² C controller	On-chip I ² C controllers in the R-CarD3
	[3.3 V] U122: LTC4313CMS8-1#PBF from Linear Technology
	Note: The following devices are connected via the LTC4313-1. U57: BR24T01FVM-W from ROHM U111: ADV7612WBSWZ from Analog Devices U41: ADV7180WBCP32Z from Analog Devices U121: CS2000-CP from Cirrus Logic U38: AK4613VQ from AKM U90: ADV7511WBSWZ from Analog Devices CN45: MLB connector CN46: EXIO connector A
I ² C devices through I ² C (interface 0)	
	[3.3 V] U87: LTC4313CMS8-1#PBF from Linear Technology
	Note: The following devices are connected via the LTC4313-1. CN23: EtherAVB PHY connector CN46: EXIO connector A
I ² C devices through I ² C (interface 1)	

※I²C (Channel 0)機能と同一端子に割り当てられているその他の機能 (例えば GP4_08, GP4_09)を選択した場合、その I²C バスに接続されたデバイス (例えば AK4613VQ 等)にはアクセスできなくなることに注意下さい。

※I²C (Channel 1)機能と同一端子に割り当てられているその他の機能 (例えば GP4_10, GP4_11)を選択した場合、その I²C バスに接続されたデバイス (例えば EtherAVB PHY Connector 等)にはアクセスできなくなることに注意下さい。

2.21.2. Slave Address 一覧

Draak ボードに搭載される I²C デバイスの Slave Address は以下の通りです。

Table 2.21.2 I²C Slave Address List

I ² C channel	Ux CNx	Device		Slave Address										Note		
				binary							hexadecimal					
				7	6	5	4	3	2	1	R/W#	RD	WR			
1	CN23	EtherAVB CN	connector	-	-	-	-	-	-	-	-	-	-	-	-	-
0	U57	BR24T01FVM-W	EEPROM	1	0	1	0	0	0	0	0	X	0xA1	0xA0	(*1)	
	U111	ADV7612WBSWZ	HDMI Receiver	1	0	0	1	1	0	0	X	0x99	0X98	(*2)		
	U41	ADV7180WBCP32Z	Video Processor	0	1	0	0	0	0	0	X	0x41	0x40	(*3)		
	U121	CS2000	CLK Synthesizer	1	0	0	1	1	1	1	X	0x9F	0x9E	(*4)		
	U38	AK4613	SSI CODEC	0	0	1	0	0	0	0	X	0x21	0x20	(*5)		
	U90	ADV7511WBSWZ	HDMI Transmitter	0	1	1	1	0	0	1	X	0x73	0x72-	(*6)		
	CN45	MLB CN	connector	-	-	-	-	-	-	-	-	-	-	-	-	
CN46	EXIO CN A	connector	-	-	-	-	-	-	-	-	-	-	-	-		

(*1) A2=GND,A1=GND,A0=GND

(*2) ALSB=GND

(*3) ALSB=GND

(*4) AD0=VCC

(*5) CAD1=GND, CAD0=GND

(*6) PD=GND

2.21.3. ブロック構成

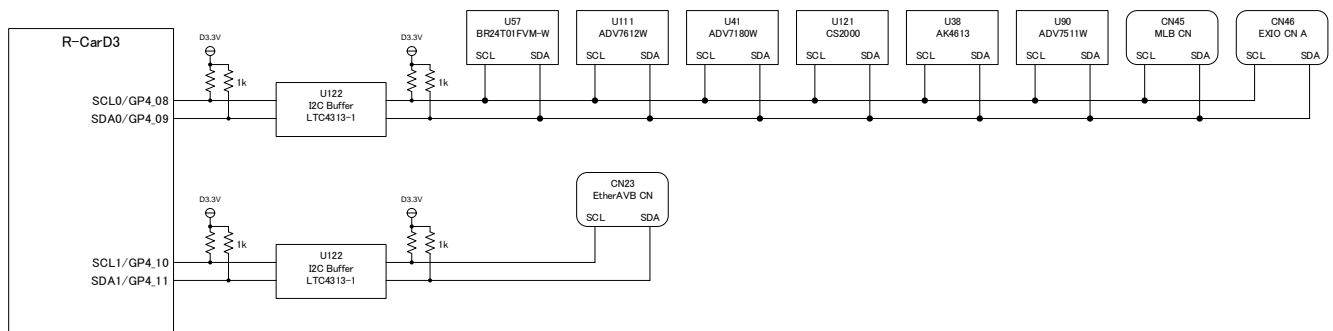


Figure 2.21.1 I²C Interfaces Block Diagram

2.22. 外部割込み

2.22.1. 仕様

R-CarD3 には外部割込み入力端子として、NMI,INTC_IRQ[5:0]があります。Draak ボードでは、外部割込み入力端子として IRQ0、IRQ2、IRQ5 を使用します。プログラムでは、ローアクティブで使用してください。

R-CarD3 の割込み機能については R-CarD3 ハードウェアマニュアルを参照して下さい。Draak ボードでの各割込み要求元のデバイス、コネクタを以下に示します。

Table 2.22.1 External Interrupt Specifications

Interrupt Pin	Devices that Output Interrupt Request	Connectors
IRQ0/GP0_02	----	CN41: LVDS CONT connector
IRQ2	HDMI Transmitter U90: Analog Devices ADV7511WBSWZ	CN48: EXIO connector C
IRQ5	----	CN50: MCU Connector CN46: EXIO connector A

2.22.2. ブロック構成

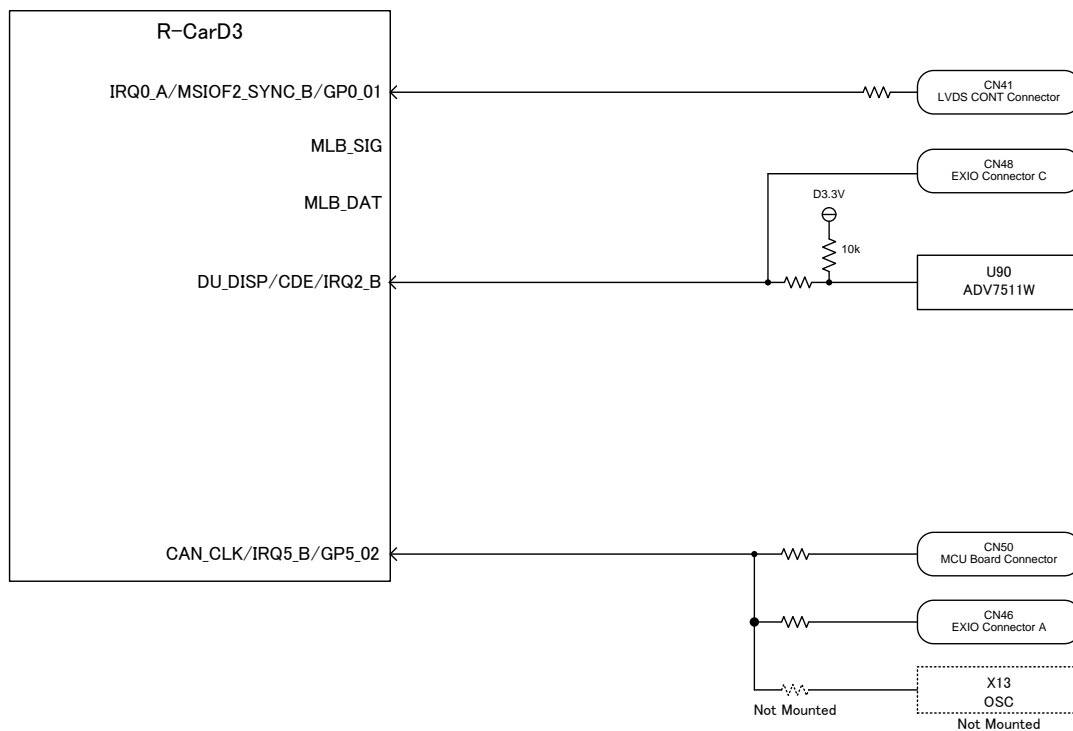


Figure 2.22.1 External Interrupt Block Diagram

2.23. クロック

Draak ボードにて使用する水晶発振器、水晶振動子は以下の通りです。

2.23.1. R-CarD3 入力

Table 2.23.1 R-CarD3 Clock/Crystal List

No.	Xn	Frequency	Supply Voltage	R-CarD3 Pin Name	Type	Remarks
1	X6	48.0000 MHz	---	XTAL, EXTAL	Resonator (not mounted)	(*1)
2	X17	48.0000 MHz	1.8 V	EXTAL	Oscillator	(*2)
3	X10	125.000 MHz	2.5 V/3.3 V	AVB_TXCREFLK	Oscillator	-
4	X11	22.5792 MHz	3.3 V	AUDIO_CLKB	Oscillator	-
5	X12	74.2500 MHz	1.8 V	DU_DOTCLKIN0	Oscillator	
6	X13	14.7456 MHz	3.3 V	CAN_CLK	Oscillator (not Mounted)	-
7	X18	14.7456 MHz	3.3 V	SCIF_CLK	Oscillator (not Mounted)	-

(*1) Not available for use at the same time as No.2

(*2) Not available for use at the same time as No.1

2.23.2. R-CarD3 以外

Table 2.23.2 Clock/Crystal List except R-CarD3

No.	Xn	Frequency	Supply Voltage	Device	Device Pin Name	Type
1	X9	25.0000 MHz	---	U78: KSZ9031RNXVA	XI, XO	Resonator
2	X15	28.63636 MHz	1.8 V	U111: ADV7612WBSWZ	XTALP	Oscillator
3	X16	28.63636 MHz	1.8 V	U41: ADV7180WBCP32Z	XTALI	Oscillator
4	X19	24.57600 MHz	---	U121: CS2000-CP	XTI/REF_CLK, XTO	Resonator

2.24. 電源

2.24.1. 仕様

Draak ボードは DC12.0V 単一出力電源で動作します。Draak ボードで使用する電源は、スイッチングレギュレータと低ドロップアウトレギュレータで生成されます。Draak ボード付属の AC アダプタは 5A となっているため、“5A”を超えない範囲で動作するようにシステムを構築してください。

Draak ボードにて各電源を生成するために使用しているレギュレータ及びそれらの入力電圧 (Vin)と出力電圧 (Vout)、そして ACC Switch による出力制御有無については下表を参照して下さい。

Table 2.24.1 The Draak Board Switching Controller/Regulator List

Vin	Vout	Switching Controller/Regulator	Power MOSFET	ACC Switch Control
Power Supply DC12.0V through CN30 or CN36	D12.0V	-	-	Not supported
D12.0V	D5.0V	Texas Instruments LM5141QRGERQ1 (U98)	NXP BUK9606-40B,118 (TR1,TR2)	Supported
D5.0V	D1.8V	Texas Instruments LM20145QMH/NOPB (U100)	-	Supported
	VDDQ_DDR (1.35 V)	Texas Instruments LM20145QMH/NOPB (U106)	-	Supported.
	VDD (1.03 V)	Texas Instruments LM20145QMH/NOPB (U108)	-	Supported.
	D2.5V	Texas Instruments TPS73501QDRBRQ1 (U104)	-	Supported.
	D3.3V	Texas Instruments LM20145QMH/NOPB (U102)	-	Supported.
D5.0V	LVDS_MON_POWER (3.3 V)	Analog Devices ADP3339AKCZ-3.3R7 (U30)	-	Supported
D3.3V	D1.2V	Analog Devices ADP1707ARDZ-1.2-R7 (U37)	-	Supported
D1.8V	D1.8V_PERI	Micrel Semiconductor MIC94091YC6 (U109)	-	Supported
D1.8V	D1.8V_PERI_2	Micrel Semiconductor MIC94091YC6 (U177)	-	Supported

【注意】

D12.0V は以下のコネクタに出力されていますので、これらのコネクタに外部ボード及びケーブルを接続または取り外す際には、CN30 および CN36 に 12V を供給しない状態 (AC100V 側スイッチが OFF の状態)で行ってください。

- ・バックライト用コネクタ (CN19,CN39)

2.24.2. リセット

Draak ボードでは、3.3V 電源を立ち上げた後、リセット信号 (PRESETn_18)を解除します。リセット信号 (PRESETn_18)は、MCU Board からの制御と、自動での制御を選択できます。また、基板内の各電源は、DCDC コンバータ、LDO により生成されます。各電源の ON/OFF タイミング、およびリセット信号 (PRESETn_18)は、MCU Board からの制御と、自動での制御を選択できます。

選択は、JP4,JP5,JP6,JP7,JP8,JP9 により行います。

自動での制御の場合、全ての電源を立ち上げた後、リセット信号 (PRESETn_18)を解除します。

Push Switch (SW55)を押すことにより、パワーオンリセット信号を発生させることが可能です。

2.24.3. ブロック構成

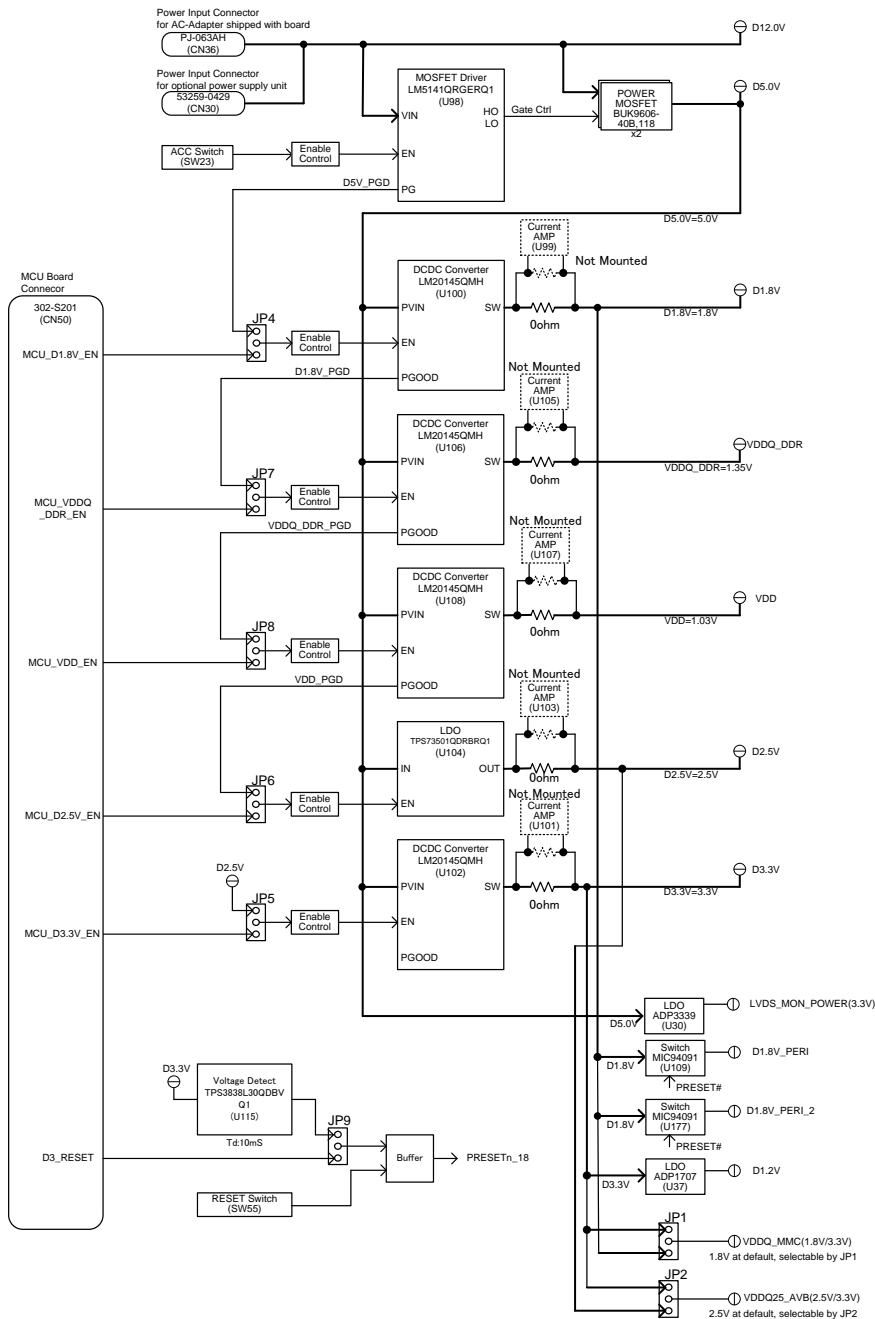


Figure 2.24.1 Power Block Diagram

2.24.4. Power Supply Sequencing

以下は、自動での ON/OFF 制御の場合です。

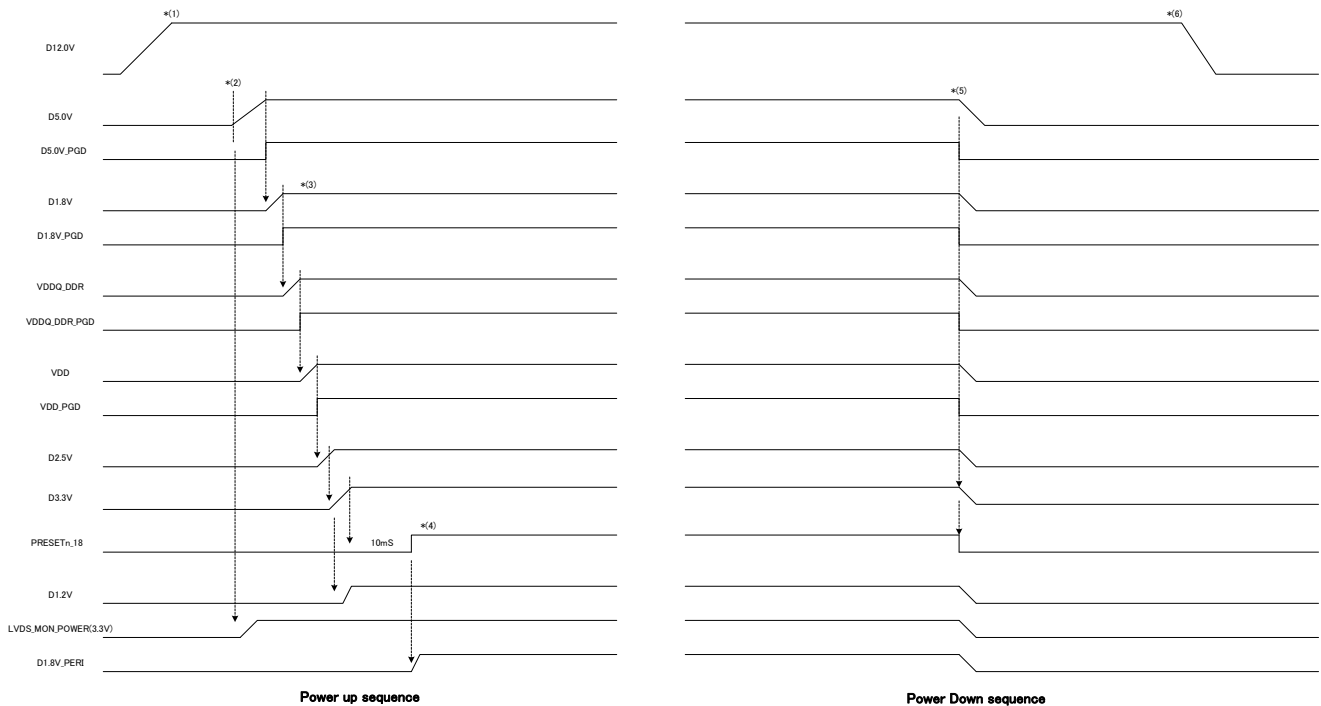


Figure 2.24.2 Power up/down Sequence

Power-up sequence

- (1) ACアダプタまたは外部電源を接続すると、D12.0VがON
- (2) ACCスイッチをONすると、D5.0VがON
- (3) D5.0Vが出力されると、D1.8V→VDDQ_DDR→VDD→D2.5V→D3.3Vの順に電源ON
- (4) D3.3VがONとなった後、PRESETn_18信号がHigh

Power-down Sequence

- (5) ACCスイッチをOFFすると、各電源がOFF、PRESETn_18信号がLow
- (6) ACアダプタおよび外部電源を取り外すと、D12.0VがOFF

※ Draak ボードでは MCU コネクタを未使用の場合、R-CarD3 で規定されている遮断順序を守ることができません。ただし、MCU コネクタからの制御によって各出力電源の投入・遮断順序およびタイミングは変更可能です。また、PRESETn_18 信号の出力タイミングも変更可能です。ただし、シーケンスを変更する場合、下記を遵守して下さい。

Power up: 全ての電源を ON した後に、PRESETn_18 を High

Power down: いずれかの電源を OFF する前に、PRESETn_18 を Low

その他の規格、各デバイスのシーケンスも遵守して下さい（詳細は各データシートを参照下さい）。

2.25. MCU BOARD Connector (CN50)

2.25.1. 仕様

Draak ボードでは、MCU ボードに接続するコネクタを搭載しています。Draak ボード搭載のコネクタ及び端子配置を以下に示します。

Table 2.25.1 MCU Connectors Specifications

MCU BOARD Connector (CN50) OnShore 302-S261, 26pin, 2.54mm-pitch.

Table 2.25.2 MCU BOARD Connector (CN50) Pin List

Pin	Name
1	5.0V(D5.0V)
2	5.0V(D5.0V)
3	GND(GND)
4	GND(GND)
5	SCIF_CLK(SCIF_SCK0/GP4_19)
6	SCIF_TXD(SCIF_TX0/GP4_21)
7	SCIF_RXD(SCIF_RX0/GP4_20)
8	GPIO(MCU_D3.3V_EN)
9	GPIO(MCU_D2.5V_EN)
10	GPIO(MCU_D1.8V_EN)
11	GPIO(MCU_VDD_EN)
12	GPIO(MCU_VDDQ_DDR_EN)
13	3.3V(D3.3V_MON)
14	1.8V(D1.8V_MON)
15	1.35/1.5V(VDDQ_DDR_MON)
16	1.03V(VDD_MON)
17	MCU_INT(SCIF_RX1/GP4_23)
18	GPIO(CAN_CLK/IRQ5_B/GP5_02)
19	D3_RESET(D3_RESET)
20	DDR_Backup(MBKPRST_N)
21	Reserved
22	Reserved
23	Reserved
24	Reserved
25	GND
26	GND

2.26. EXIO Connectors (CN46, CN47, CN48)

2.26.1. 仕様

Draak ボードでは R-CarD3 の周辺 I/O 信号を 3 個のコネクタ (CN46, CN47, CN48) に接続しています。Draak ボード搭載のコネクタ及び端子配置を以下に示します。

Table 2.26.1 EXIO Connectors Specifications

EXIO Connector A (CN46)	Samtec QSH-030-01-L-D-A, 60pin, 0.5mm-pitch.
EXIO Connector B (CN47)	Samtec QSH-030-01-L-D-A, 60pin, 0.5mm-pitch..
EXIO Connector C (CN48)	Samtec QSH-030-01-L-D-A, 60pin, 0.5mm-pitch..

Table 2.26.2 EXIO Connector A (CN46) Pin List

Pin	Net Name	Pin	Net Name
1	GND	2	SSI_SCK34
3	EX_CAN_CLK/IRQ5_B/GP5_02	4	SSI_WS34
5	GND	6	SSI_SDATA3
7	CAN0_RX	8	AUDIO_CLKOUT/SSI_SCK4
9	CAN0_TX	10	SSI_WS4_A/GP4_07/GP_LED/TSW0
11	GND	12	SSI_SDATA4
13	CAN1_RX	14	GND
15	CAN1_TX	16	MSIOF0_SCK/GP4_12/SOFTSW0
17	GND	18	MSIOF0_SYNC/GP4_13/SOFTSW1
19	TPU0T00/GP5_00	20	MSIOF0_TXD/GP4_14/SOFTSW2
21	TPU0T01/GP5_01	22	MSIOF0_RXD/GP4_15/SOFTSW3
23	GND	24	GND
25	GND	26	MSIOF1_SCK/AVB_AVTP_PPS_B
27	GND	28	MSIOF1_TXD/AVB_AVTP_CAPTURE_B
29	GND	30	MSIOF1_RXD/AVB_AVTP_MATCH_B
31	GND	32	GND
33	SCIF_SCK2/GP4_25/GP_LED/TSW2	34	SCIF_SCK0/GP4_19
35	SCIF_TX2/GP4_27	36	SCIF_TX0/GP4_21
37	SCIF_RX2/GP4_26	38	SCIF_RX0/GP4_20
39	GND	40	GND
41	GND	42	SCIF_SCK1/AUDIO_CLKOUT1/GP4_22
43	GND	44	SCIF_TX1/GP4_24
45	EX_AUDIO_CLKA	46	SCIF_RX1/GP4_23
47	GND	48	GND
49	AUDIO_CLKA	50	I2C0_SCL
51	GND	52	I2C0_SDA
53	GND	54	GND
55	GND	56	GND
57	GND	58	GND
59	GND	60	GND

Table 2.26.3 EXIO Connector B (CN47) Pin List

Pin	Net Name	Pin	Net Name
1	VI4_CLK	2	GND
3	GND	4	EX_MMC_CLK_V
5	VI4_CLKENB	6	GND
7	VI4_HSYNCn	8	EX_MMC_D6_V
9	VI4_VSYNCn	10	EX_MMC_CMD_V
11	GND	12	EX_MMC_D4_V
13	VI4_DATA7	14	EX_MMC_D3_V
15	VI4_DATA6	16	EX_MMC_D7_V
17	VI4_DATA5	18	EX_MMC_D5_V
19	VI4_DATA4	20	EX_MMC_D0_V
21	VI4_DATA3	22	EX_MMC_D2_V
23	VI4_DATA2	24	EX_MMC_D1_V
25	VI4_DATA1	26	GND
27	VI4_DATA0	28	PWM1/NFCLE/GP2_30
29	VI4_DATA15	30	NFCEn/GP2_31
31	VI4_DATA14	32	PWM0/NFALE/GP2_29
33	VI4_DATA13	34	NFRBn/GP4_00
35	VI4_DATA12	36	GND
37	VI4_DATA11	38	EX_AUDIO_CLKB
39	VI4_DATA10	40	GND
41	VI4_DATA9	42	VI4_FIELD/SCIF_CLK/AUDIO_CLKB
43	VI4_DATA8	44	GND
45	VI4_DATA23	46	GND
47	VI4_DATA22	48	GND
49	VI4_DATA21	50	GND
51	VI4_DATA20	52	GND
53	VI4_DATA19	54	GND
55	VI4_DATA18	56	GND
57	VI4_DATA17	58	GND
59	VI4_DATA16	60	GND

Table 2.26.4 EXIO Connector C (CN48) Pin List

Pin	Net Name	Pin	Net Name
1	QPOLA/GP1_30/GP_LED/TSW1	2	DU_DR7
3	QPOLB/GP1_31	4	DU_DR6
5	GND	6	DU_DR5
7	DU_HSYNC	8	DU_DR4
9	DU_VSYNC	10	DU_DR3
11	GND	12	DU_DR2
13	GND	14	DU_DR1
15	GND	16	DU_DR0
17	GND	18	DU_DG7
19	GND	20	DU_DG6
21	GND	22	DU_DG5
23	GND	24	DU_DG4
25	GND	26	DU_DG3
27	GND	28	DU_DG2
29	GND	30	DU_DG1
31	GND	32	DU_DG0
33	GND	34	DU_DB7
35	GND	36	DU_DB1
37	GND	38	DU_DB0
39	GND	40	DU_DB5
41	GND	42	DU_DB4
43	GND	44	DU_DB3
45	GND	46	DU_DB2
47	GND	48	DU_DB6
49	PRESETINn_3	50	GND
51	GND	52	DU_DISP
53	PRESETn_18	54	DU_DOTCLKOUT0
55	GND	56	DU_CDE
57	PRESETOUTn	58	DU_DISP/CDE/IRQ2_B
59	GND	60	GND

3. Draak ボード寸法図

3.1. Draak ボード寸法図 (部品面)

以下は、Draak ボードの部品面における寸法図です (unit: mm)。

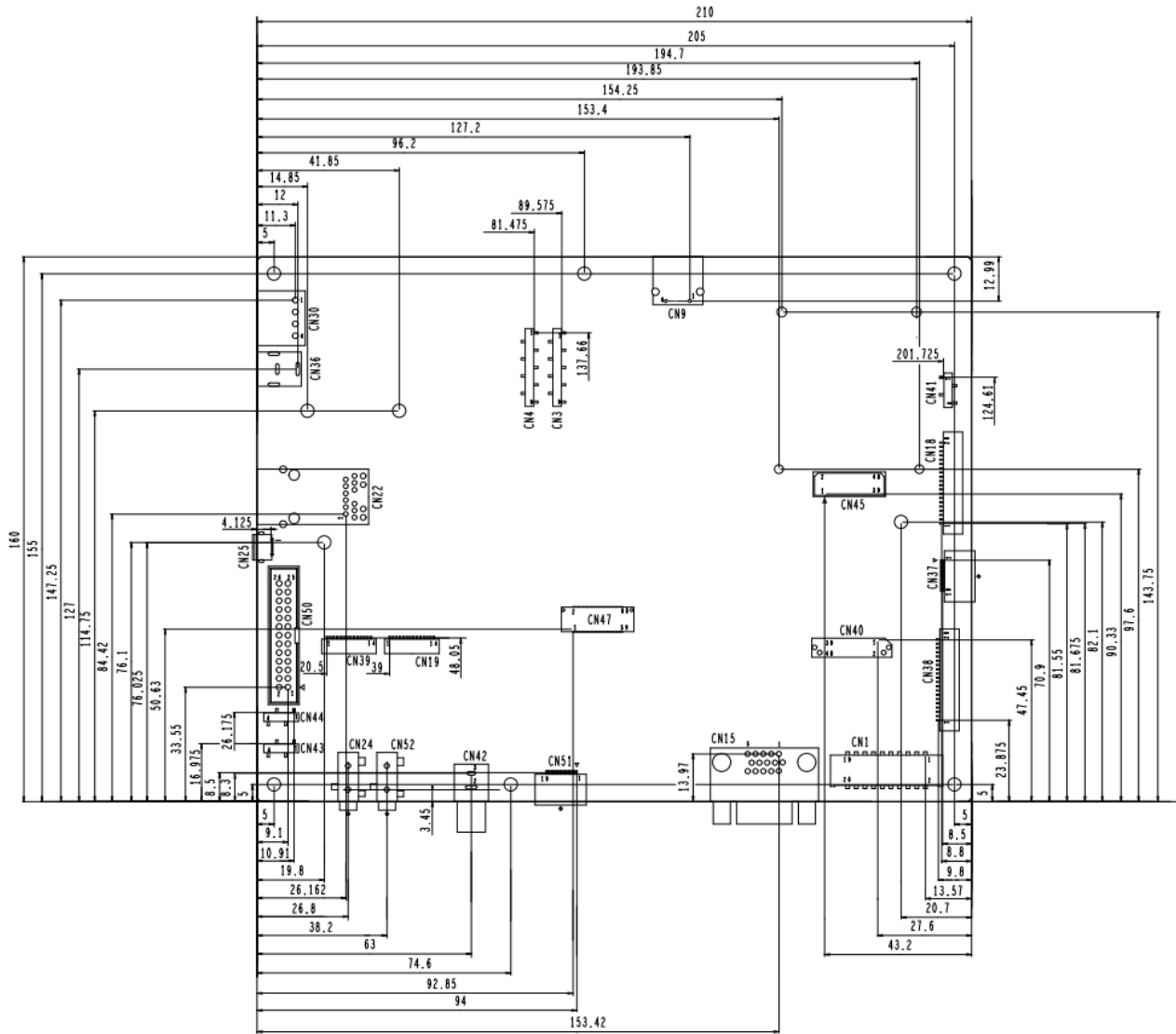


Figure 3.1.1 Connector Locations of the Draak Board (Component Surface) (Top View)

3.2. Draak ボード寸法図 (半田面)

以下は、Draak ボードの半田面における寸法図です。部品面側から半田面側を見た透視図となります (unit: mm)。

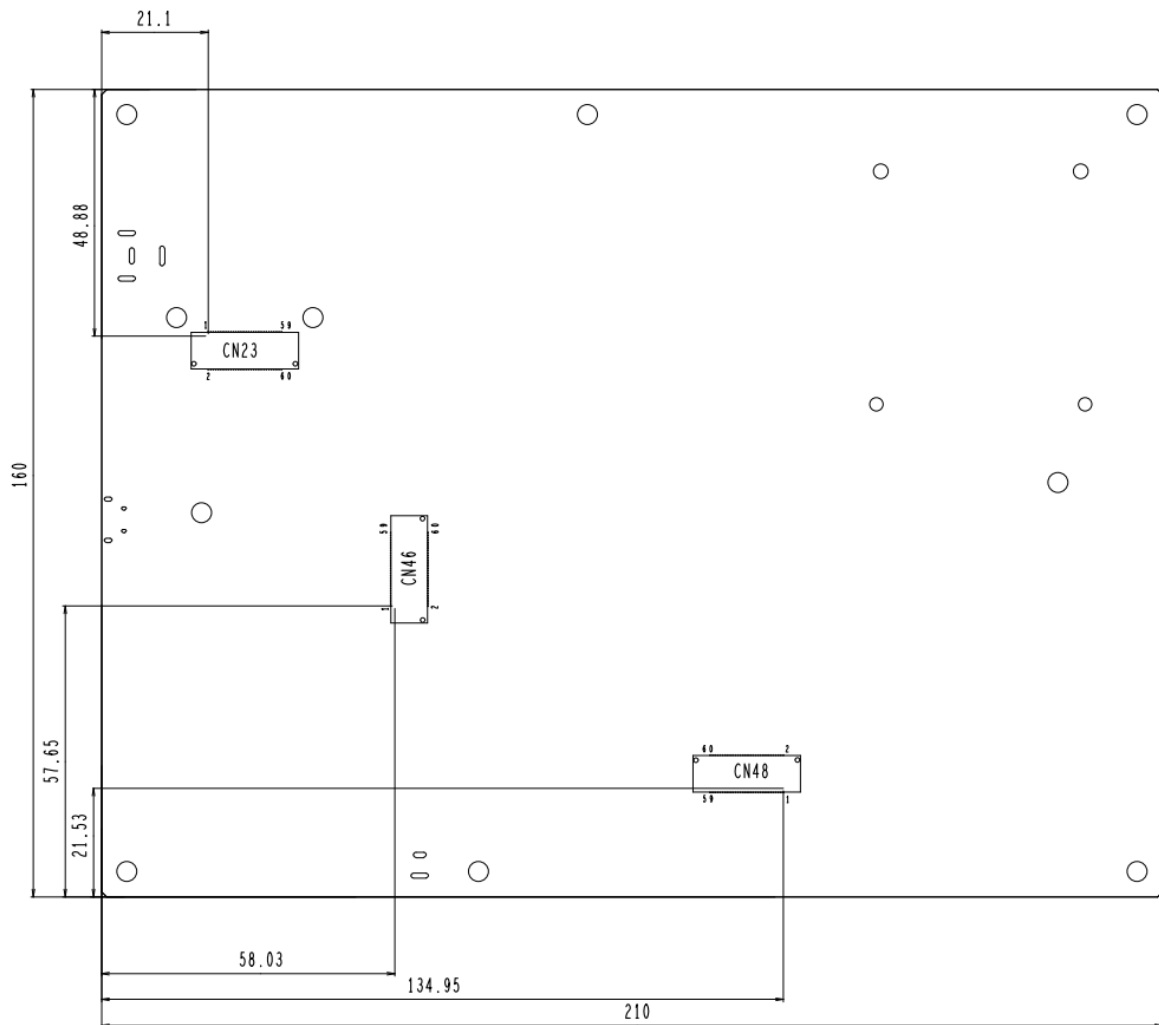


Figure 3.2.1 Connector Locations of the Draak Board (Solder Surface) (Top View)

R-CarD3 システム評価ボード (RTP0RC77995SEB0010S)
ハードウェアマニュアル

発行年月日 2017 年 7 月 25 日 Rev.1.20
発行 ルネサスエレクトロニクス株式会社
オートモーティブソリューション事業本部 車載SoC事業統括部
